

(实际是指令代码的 1 个字节)的偏移地址。IP 在程序运行中能自动进行加 1 修正,使之总是指向要执行的下 1 条指令(字节)。

3.5 什么叫微处理器的并行操作方式?为什么 8086CPU 具有并行操作的功能?在什么情况下 8086 的执行单元 EU 才需要等待总线接口单元 BIU 提取指令?

答:(1)微处理器在执行指令时不再是必须按照先提取指令后执行指令这样的串行方式进行操作,而是可以在执行前一条指令的同时并行地进行下一条指令的提取操作,我们将这种操作方式称为微处理器的并行操作方式。

(2)由于 8086CPU 的执行单元与总线接口单元之间既互相配合又彼此独立的设计特点,使两者的操作可以非同步地进行。

(3)只有当遇到转移指令、调用指令或返回指令时,或者当某一条指令在执行过程中,需要频繁访问内存以至于总线接口单元没有空闲从内存将指令提取到指令队列中时,才需要执行单元等待总线接口单元提取指令。

3.6 逻辑地址和物理地址有何区别?为什么 8086 微处理器要引入“段加偏移”的技术思想?段加偏移的基本含义又是什么?试举例说明?

答:(1)通常人们将未定位之前在程序中存在的地址叫做逻辑地址。物理地址是指 CPU 对存储器进行访问时实际寻址所使用的地址。通常,物理地址又称为实际地址。对 8086CPU 而言,逻辑地址为 16 位,而物理地址为 20 位,一个物理地址可对应多个逻辑地址。

(2)“段加偏移”寻址机制允许重定位,极大地保证了系统兼容性。

(3)CPU 在处理数据时寻址的是 20 位的物理地址,限于 8086/8088 微处理器内部寄存器都是 16 位的,所以微处理器的地址加法器会自动地把 16 位段寄存器中的 16 位段地址左移 4 位形成 20 位的段基地址,然后同 16 位的偏移地址相加,方能生成 20 位的物理地址。这种方法称为段加偏移。

(4)若一个段地址为 1123H,偏移地址为 15H,将 1123H 左移 4 位即 11230H,则物理地址为 $(11230H + 15H) = 11245H$ 。

3.7 在微处理器中设置指令队列缓冲器有什么作用?8086 与 8088CPU 中的指令队列有何区别?

答:BIU 的指令队列缓冲器用于存放预取的指令。8086 的指令队列为 6 个字节,而 8088 的指令队列为 4 个字节。不管是 8086 还是 8088,都会在执行指令的同时,从内存中取下面 1 条或几条指令,取来的指令就依次放在指令队列中。

3.8 8086CPU 的基址寄存器 BX 和基址指针(或基址指针寄存器)BP 有何区别?基址指针 BP 和堆栈指针 SP 在使用中有何区别?

答:(1)BX 作基址寄存器,在算术运算或逻辑运算指令中,可用来进行算术逻辑运算。在查表指令 XLAT 中存放表的起始地址。BP 则是存放位于堆栈段中一个数据区基地址的偏移地址,只用在堆栈段中。

(2)入栈(PUSH)和出栈(POP)指令是由 SP 给出栈顶的偏移地址,故 SP 称为堆栈指针寄存器。BP 则是存放位于堆栈段中一个数据区基地址的偏移地址,故称为堆栈基址指针寄存器。显然,由 SP 所指定的堆栈存储区的栈顶和由 BP 所指定