

A scenic landscape featuring a calm lake in the foreground, a dense forest of trees with autumn foliage in the middle ground, and rolling hills or mountains in the background under a clear blue sky with scattered white clouds. The text '上海交通大学' is overlaid in red on the upper part of the image.

上海交通大学

网络学院

微机原理与应用

The Principle & Application of Microcomputer

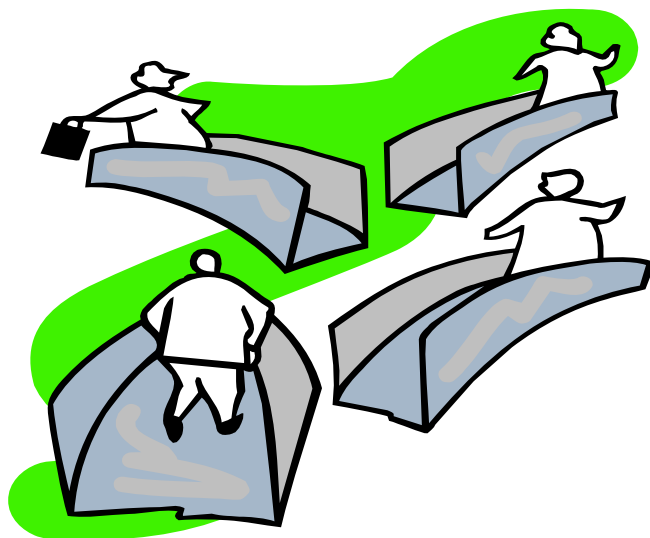
王春香 副教授

wangcx@sjtu.edu.cn

第五章 微机的存储器

主要内容

- 5.1 存储器的分类与组成
- 5.2 随机存取存储器 (RAM)
- 5.3 只读存储器 (ROM)
- 5.4 存储器的连接
- 5.5 几种新型的半导体存储器
- 5.6 磁表面存储器
- 5.7 光盘存储器



第五章 微机的存储器

■ 学习要求

- 存储器分类、组成及功能。着重理解行选和列选对1位信息的读出。
- 重点掌握位数扩充与地址扩充技术。
- 熟练掌握存储器与CPU连接时应注意问题。
- 了解新型存储器的技术发展动向与趋势。
- 理解几种新型的硬盘保护技术。
- 了解光盘分类及其特点。



第五章 微机的存储器

存储器是微型计算机系统中用来**存放程序和数据的基本单元或设备**。存储器容量愈大，能存放的信息就愈多，计算机的能力就愈强。

存储器作为计算机系统重要组成部分，随着更好的存储载体材料的发现及生产工艺的不断改进，**争取更大的存储容量、获得更快的存取速度、减小存储器载体的体积以及降低单位存储容量性价比**等方面都获得快速的发展。



5.1 存储器的分类与组成

按与CPU的**连接方式**不同分为：内存储器和外存储器。

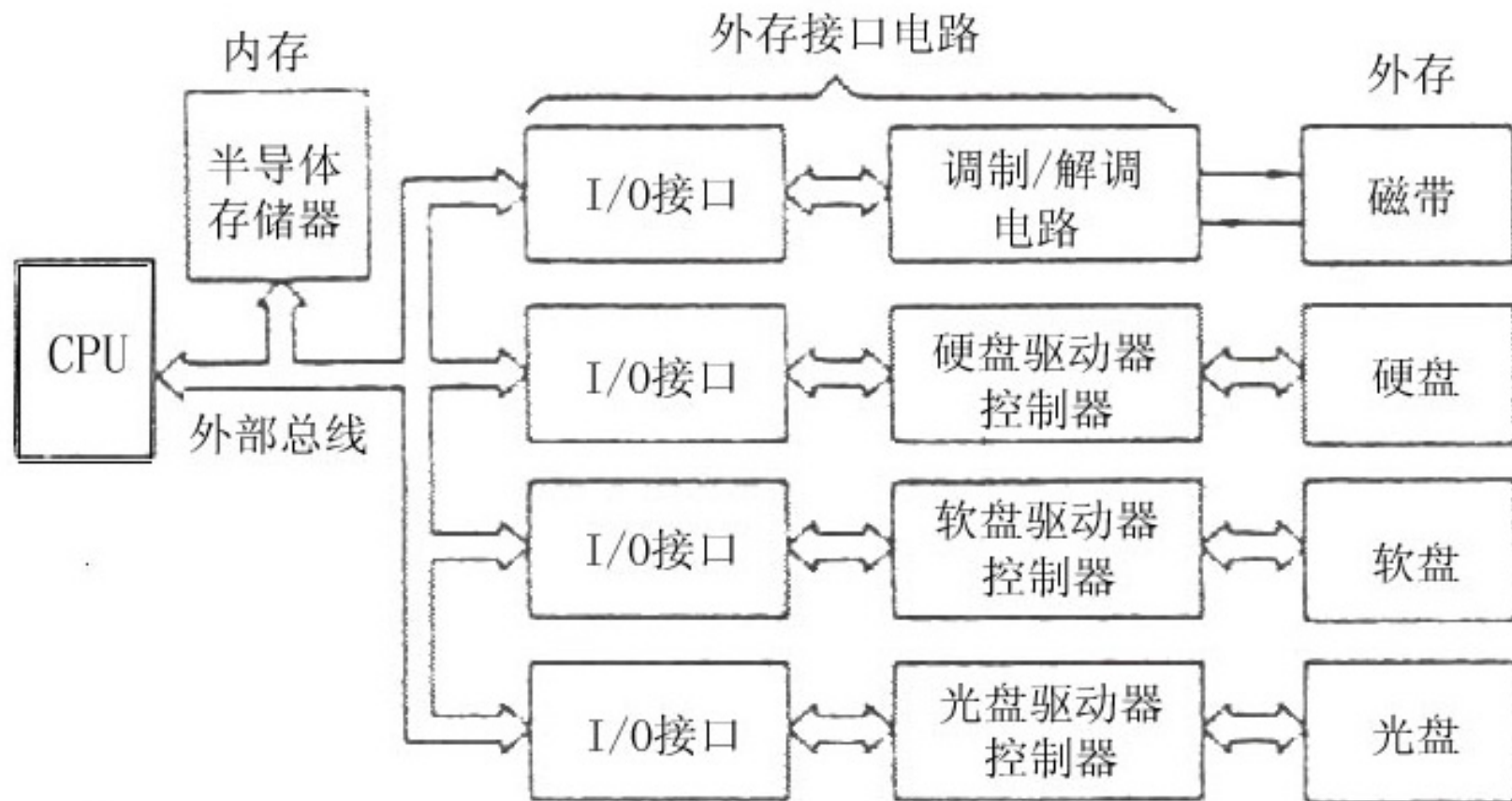
通过CPU的外部总线直接与CPU相连的存储器称为**内存
存储器**（简称内存或主存）。

CPU要通过I/O接口电路才能访问的存储器称为**外存储器**（简称外存或二级存储器）。

按存储器信息的**器件和媒体**不同分为：**半导体存储器、磁
表面存储器、磁泡存储器和磁芯存储器以及光盘存储器等。**



5.1 存储器的分类与组成





5.1 存储器的分类与组成

■ 半导体存储器的性能指标：存储容量

$$\text{存储容量} = N \times M$$

N — 半导体存储器芯片有多少个存储单元，
单元寻址与地址线有关。

M — 每个存储单元中能存放多少个二进制位，
二进制数位的传送与数据线有关。



5.1 存储器的分类与组成

■ 半导体存储器的性能指标：存储容量

① 存储容量的表示

bit — 用二进制位定义存储容量

Byte — 用二进制字节定义存储容量

② 存储容量的常用单位

字 节 — B (Byte)

千字节 — KB (Kilo Byte)

兆字节 — MB (Mega Byte)

吉字节 — GB (Giga Byte)

③ 常用单位的换算

1KB = 1024B

1MB = 1024KB

1GB = 1024MB



5.1 存储器的分类与组成

■ 半导体存储器的性能指标：存取时间

- 存取时间的定义（读写周期表示）

向存储器单元写数据所需时
从存储器单元读数据所需时间。

- 存取时间的单位

ns （纳秒）

- 存取时间的特点

存储器存取时间短仅用基本周
存储器存取时间长插入等待周期。



5.1 存储器的分类与组成

■ 半导体存储器的性能指标：功耗

- 功耗的定义

存储器单元的功
存储器芯片的功耗。

- 功耗的单位

存储器单元的功耗 — μ W/单
存储器芯片的功耗 — mW /芯片

- 功耗的应用

台式机可用高功耗的存储
便携机必用低功耗的存储器。

该指标不仅涉及消耗功率的大小，也关系到芯片集成度以及在机器中的组装和散热问题。



5.1 存储器的分类与组成

■ 存储器的性能指标：工作电源

- 与存储器芯片类型有关

TTL 器件，工作电源为 +5V

MOS 器件，工作电源为 +1.5V ~

- 与应用系统有关

一般应用系统 — +5V

特殊应用系统 — +3.3V、



5.1 存储器的分类与组成

■ 存储器的性能指标：价格

- 价格公式 —— $(C+E)/S$ 元/位

C — 存储器芯片价格

E — 所需外围电路价格

S — 存储器芯片字节容

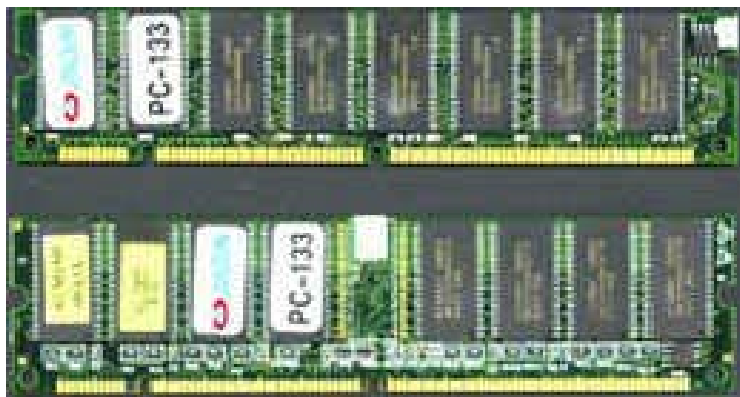
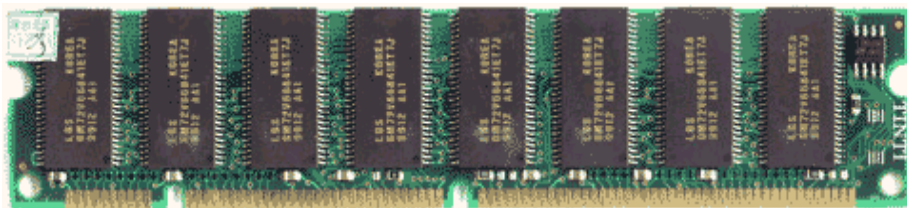
- 性价比

单片容量大的存储器芯片相对成本
存取时间长的存储器芯片相对成本
无外围电路的存储器芯片相对成本



5.1 存储器的分类与组成

■ 半导体存储器





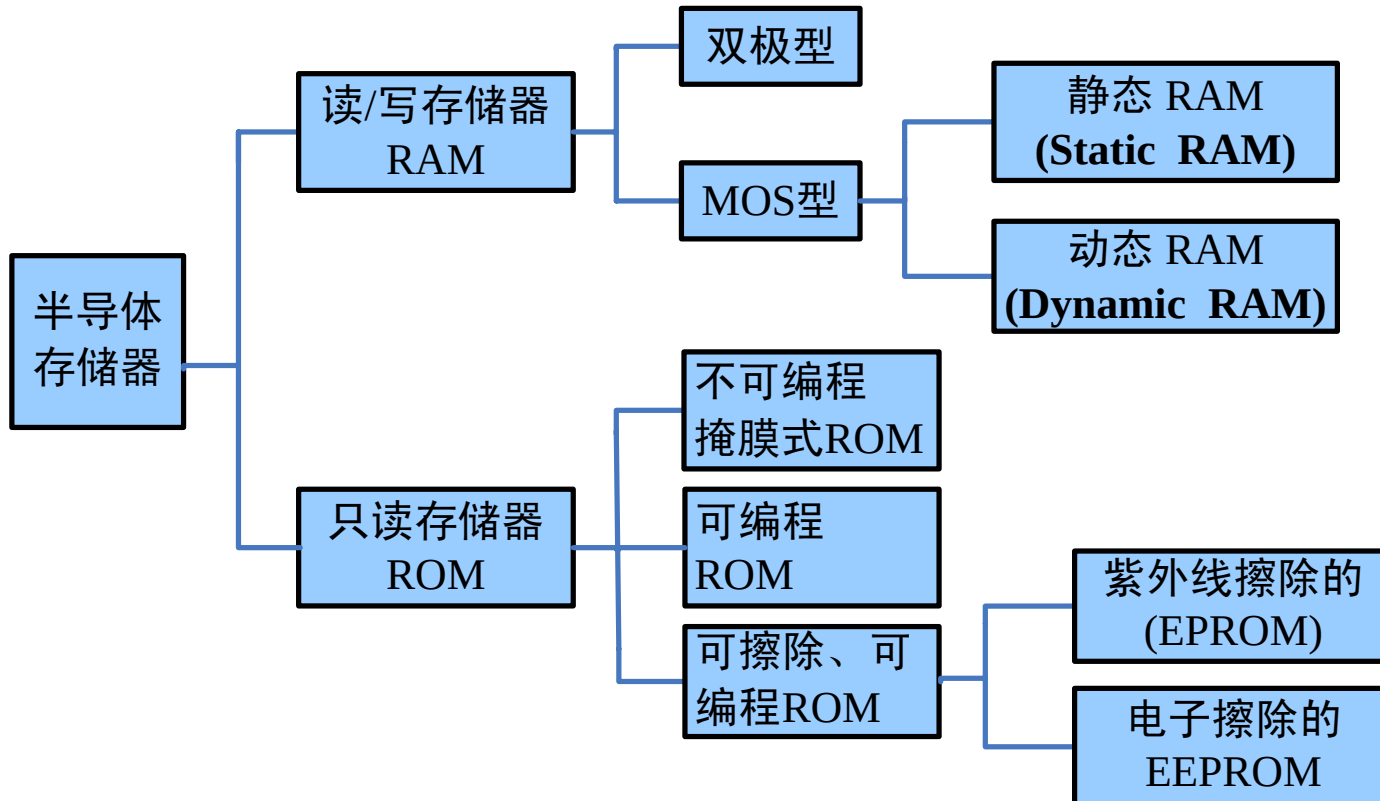
5.1 存储器的分类与组成

5.1.1 半导体存储器的分类

按使用的功能分两类：

随机存取存储器 RAM (Random Access memory)

只读存储器 ROM (Read Only Memory)。





5.1 存储器的分类与组成

5.1.1 半导体存储器的分类

RAM在程序执行过程中，每个存储单元的内容根据程序的要求既可随时读出，又可随时写入，故可称**读/写存储器**。

主要用来存放用户程序、原始数据、中间结果，也用来与外存交换信息和用作堆栈等。

RAM所存储的信息在断开电源时会立即消失，是一种**易失性存储器**。



5.1 存储器的分类与组成

5.1.1 半导体存储器的分类

RAM按**工艺**可分为：双极型RAM和MOS RAM两类。

双极型RAM特点：速度快，集成度低，功耗大，成本高，一般用于大型计算机或高速微机中。

常用：TTL 逻辑、ECL 逻辑、I²L 逻辑

MOS RAM特点：制造工艺简单，集成度高，功耗小，价格便宜，在半导体存储器中占有重要地位；

常用：静态 SRAM，动态 DRAM



5.1 存储器的分类与组成

5.1.1 半导体存储器的分类

静态RAM: 集成度高于双极型RAM，低于动态RAM。功耗低于双极型RAM；不需要刷新电路。

速度较快，集成度较低，一般用于对速度要求高、而容量不大的场合。

动态RAM: 比静态RAM具有更高的集成度，但是它靠电路中栅极电容来储存信息，由于电容器上的电会泄它需要定时进行刷新。

集成度较高，存取速度较低，一般用于需要较大容量场合。



5.1 存储器的分类与组成

5.1.1 半导体存储器的分类

只读存储器ROM按工艺可分为双极型和MOS型，但一般根据信息写入的方式不同，而分为：

掩膜ROM

一次性可编程PROM

紫外线可擦除EPROM

电可擦除E²PROM

可编程只读存储器FLASH



5.1 存储器的分类与组成

5.1.1 半导体存储器的分类

1. **固定ROM (掩模ROM):** 厂家把数据“固化”在存储器中, 用户无法进行任何修改。使用时, 只能读出, 不能写入。
用于大批量定型产品。
2. **一次性可编程ROM (PROM):** 出厂时, 存储内容全为1 (或全为0), 用户可根据自己的需要进行编程, 但只能编程一次。
用于小批量产品。
3. **紫外线擦除可编程ROM (EPROM):** 采用浮栅技术, 可通过紫外线照射而被擦除, 可重复擦除上万次。
用于产品开发。



5.1 存储器的分类与组成

5.1.1 半导体存储器的分类

4. **电可擦除可编程ROM (E²PROM)**: 采用浮栅技术, 用电擦除, 可重复擦写100次, 并且擦除的速度要快的多。

电擦除过程就是改写过程, 它具有ROM的非易失性, 又具备类似RAM的功能, 可随时改写。

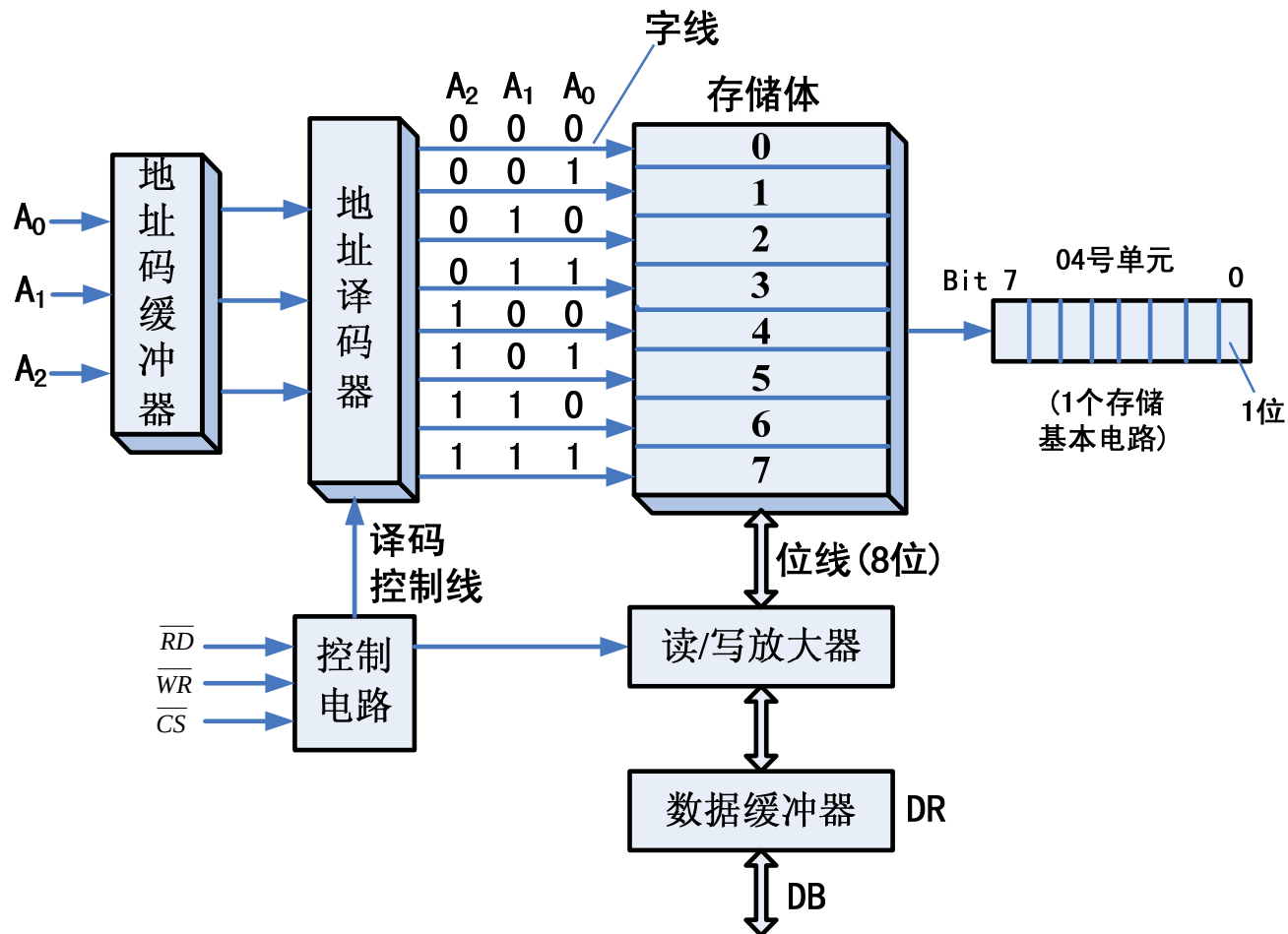
5. **快闪存储器 (Flash Memory)**: 采用浮栅型MOS管, 存储器中数据的擦除和写入是分开进行的, 数据写入方式与EPROM相同, 一般一只芯片可以擦除/写入100万次以上。



5.1 存储器的分类与组成

5.1.2 半导体存储器的组成

由存储体、地址选择电路、输入输出电路和控制电路组成。





5.1 存储器的分类与组成

5.1.2 半导体存储器的组成

1. 存储体

存储体是存储1或0信息的电路实体，它由许多存储单元组成，每个存储单元赋予一个编号，称为**地址单元号**。

每个**存储单元**由若干相同**位**组成，每个位需要一个**存储元件**。

存储器的地址用一组二进制数表示，其**地址线的位数n**与**存储单元的数量N**之间的关系为：

$$2^n = N$$

地址线数n	3	4	...	8	9	10	11	12	13	14	15	16
存储单元数N=2 ⁿ	8	16	...	256	512	1024	2048	4096	8192	16384	32768	65536
存储容量	8	16	...	256	512	1K	2K	4K	8K	16K	32K	64K



5.1 存储器的分类与组成

5.1.2 半导体存储器的组成

2. 地址选择电路

包括地址码缓冲器，地址译码器等。

地址译码方式有两种：

① 单译码方式（或称字结构）

它的全部地址**只用一个**电路译码，译码输出的字选择线**直接选中**对应地址码的存储单元。

N条地址线，地址译码后，输出 2^n 种不同编号的字线。

该方式需要的选择线数较多，只适合容量较小的存储器。



5.1 存储器的分类与组成

5.1.2 半导体存储器的组成

2. 地址选择电路

② 双译码方式（或称重合译码）

将地址码分为X和Y两部分，用两个译码电路分别译码。

X向译码又称行译码，其输出线称行选择线，它选中存储矩阵中一行的所有存储单元。

Y向译码又称列译码，其输出线称列选择线，它选中一列的所有单元。

只有X向和Y向的选择线同时选中的那一位存储单元，才能进行读或写操作。

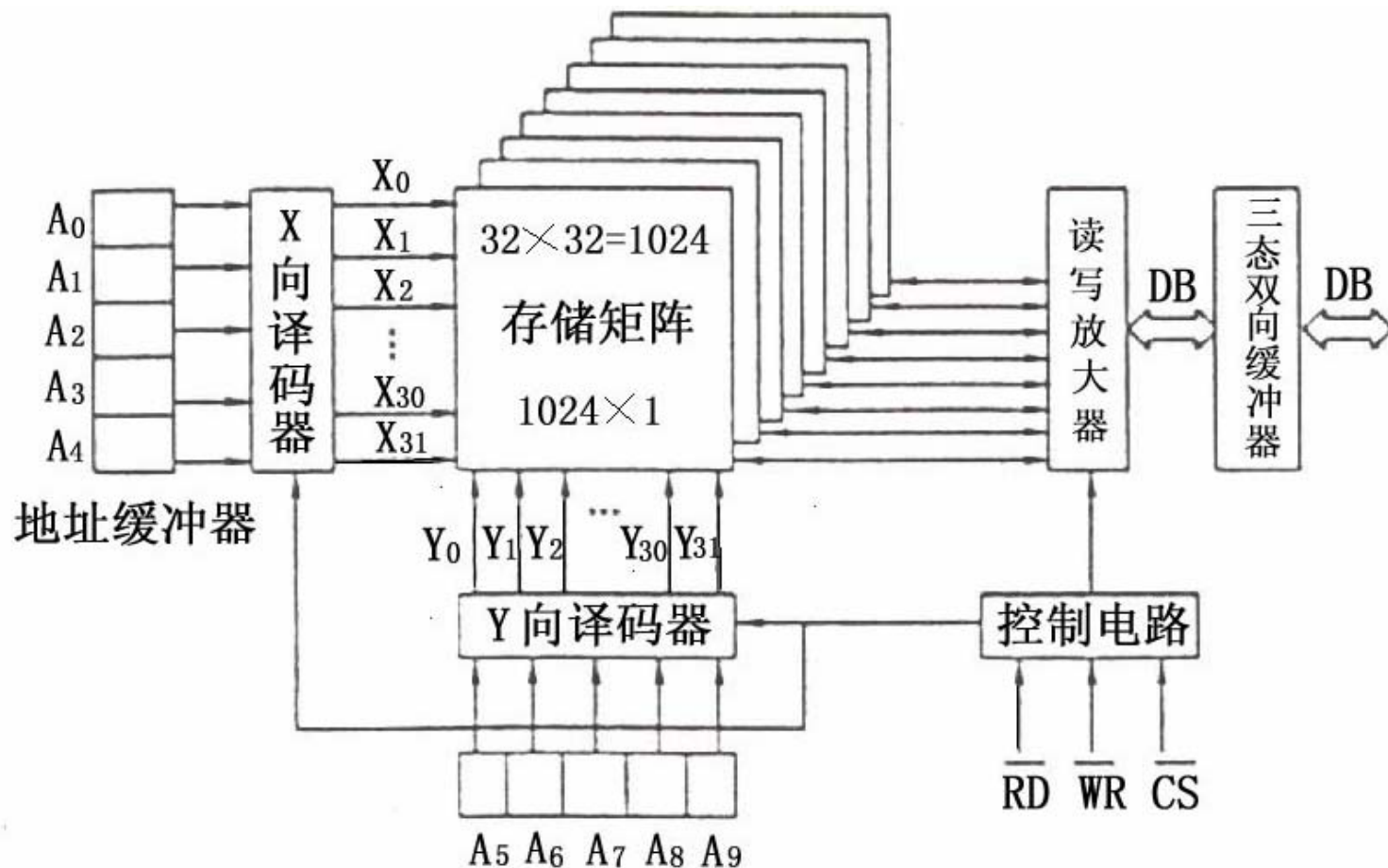
该方式需要的选择线数目较少，简化了存储器结构，适合于大容量的存储器。



5.1 存储器的分类与组成

5.1.2 半导体存储器的组成

2. 地址选择电路





5.1 存储器的分类与组成

5.1.2 半导体存储器的组成

3. 读/写电路与控制电路

包括读/写放大器、数据缓冲器（三态双向缓冲器）等，是数据信息输入和输出的通道。

外界对存储器的控制信号有读信号（RD）、写信号（WR）和片选信号（CS）等，通过控制电路以控制存储器的读或写操作以及片选。

只有片选信号处于有效状态，存储器才能与外界交换信息。

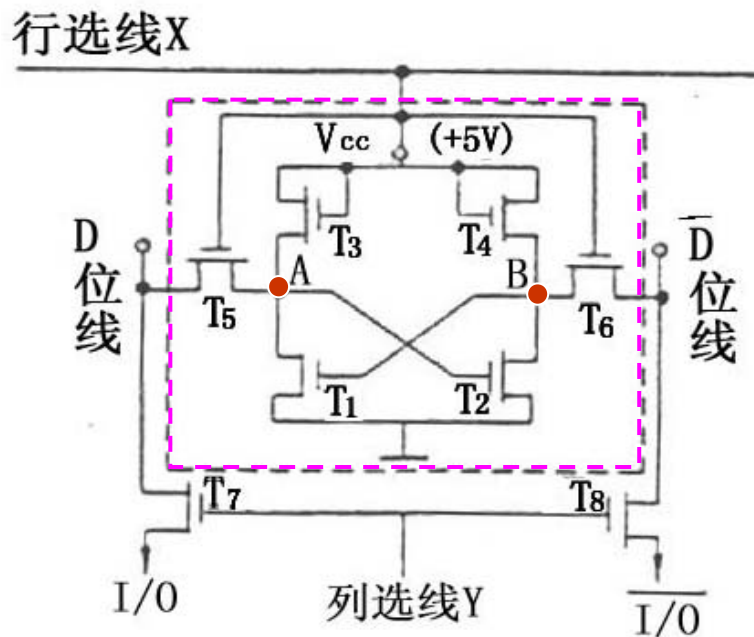


5.2 随机存取存储器(RAM)

5.2.1 静态随机存取存储器

1. 静态RAM的基本存储电路

由6个MOS管组成的RS触发器。信息暂存于T1, T2栅极上。



T1, T2, T3, T4 组成双稳态触发器, T3, T4 是T1, T2的负载。

若T1截止, 则A=1, 使T2导通, 于是B=0。而B=0 保证了T1截止, 处于稳定状态。

反之, T1导通, T2截止, 为另一种稳定状态。

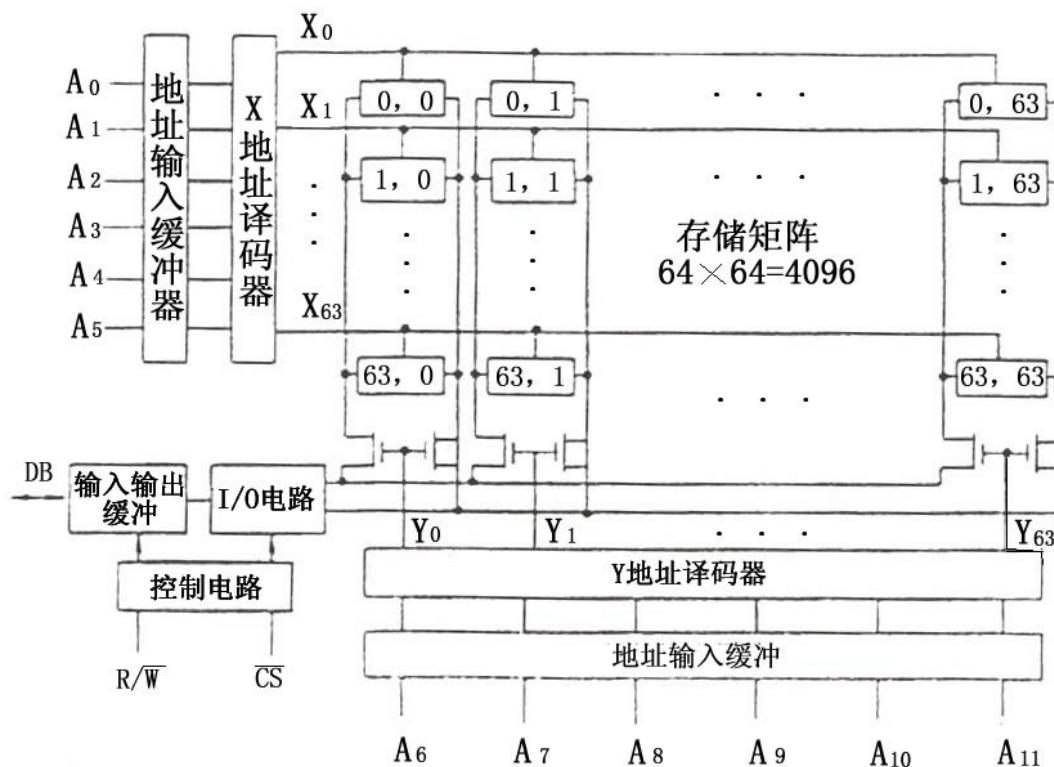
T5, T6行向选通门, T7, T8列向选通门, 分别受行/列选线上电平的控制。



5.2 随机存取存储器(RAM)

5.2.1 静态随机存取存储器

2. 静态RAM组成 (4Kx1位)



通常，1个RAM芯片的存储容量是有限的，需要用若干个才能构成1个实用存储器。每块芯片都有一个片选信号。



5.2 随机存取存储器(RAM)

5.2.1 静态随机存取存储器

3. 静态RAM的读/写过程

■ 读出过程

- a) 地址码 A0-A11 加到RAM芯片的地址输入端，经X与Y地址译码器译码，产生行选与列选信号，选中某一存储单元，该单元中存储的代码，经一定时间，出现在I/O电路的输入端。

I/O电路对读出的信号进行放大、整形，送至输出缓冲寄存器。

缓冲寄存器一般具有三态控制功能，没有开门信号，所存数据还不能送到DB上。



5.2 随机存取存储器(RAM)

5.2.1 静态随机存取存储器

3. 静态RAM的读/写过程

■ 读出过程

b) 在送上地址码的同时，还要送上**读/写**控制信号和**片选**信号。

读出时，使 $R/W=1$ ， $CS=0$ ，这时，输出缓冲寄存器的**三态门**将被打开，所存信息送至**DB**上。

于是，存储单元中的信息被读出。



5.2 随机存取存储器(RAM)

5.2.1 静态随机存取存储器

3. 静态RAM的读/写过程

■ 写入过程

- a) **地址码**加在RAM芯片的地址输入端，选中相应的存储单元，使其可以进行写操作。
- b) 将要写入的数据放在**DB**上。
- c) 加上**片选**信号 $CS=0$ 及**写入**信号 $R/W=0$ 。

这两个有效控制信号打开**三态门**使**DB**上的数据进入输入电路，送到存储单元的**位线**上，从而写入该存储单元。



5.2 随机存取存储器(RAM)

5.2.1 静态随机存取存储器

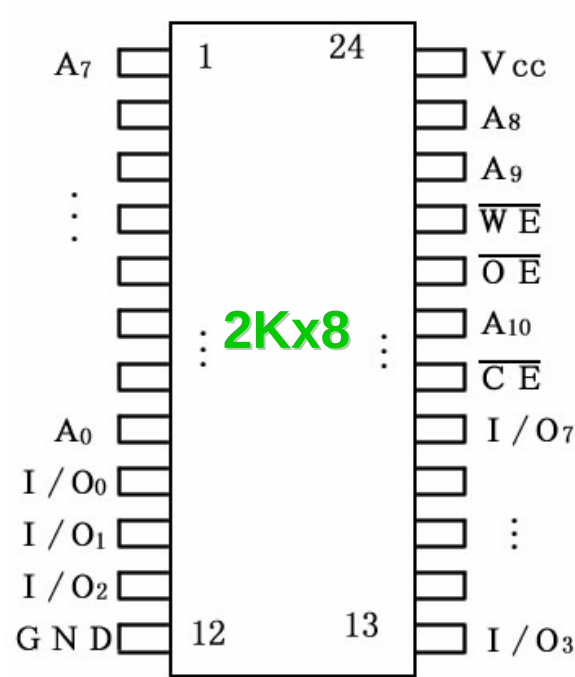
4. 静态RAM芯片举例

静态RAM芯片有2114、2142、6116、6264等。

例如：常用的Intel 6116 是CMOS静态RAM芯片，双列直插式、21引脚封装。它的存储容量为 $2K \times 8$ 位，其引脚及内部结构框图如图5.7所示：



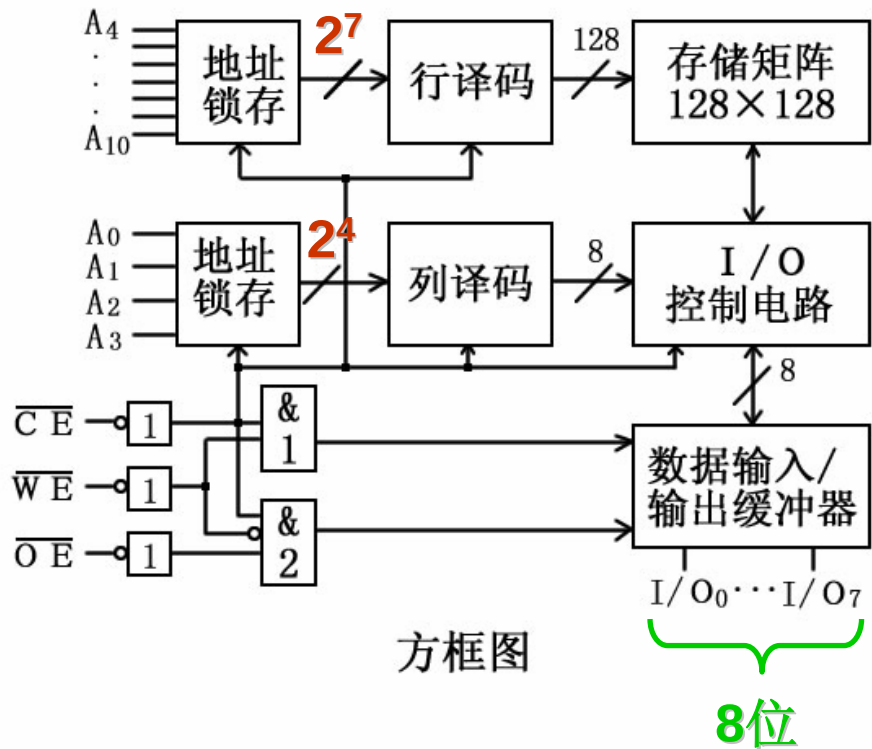
5.2 随机存取存储器(RAM)



引脚图
引脚图名称

$A_0 - A_{10}$	地址输入
$I/O_0 - I/O_7$	数据输入/输出
$\overline{CE}$	芯片允许
$\overline{WE}$	写允许
$\overline{OE}$	输出允许

(a) 引脚图



方框图
(b) 内部结构图

图5.7 6116芯片的引脚及内部结构框图

5.2 随机存取存储器(RAM)



5.2.2 动态随机存储器

动态RAM芯片是以MOS管栅极电容是否充有电荷来存储信息的，其基本单元电路一般由四管、三管和单管组成，以三管和单管较为常用。

由于它所需要的管子较少，故可扩大每片存储器芯片的容量，并且其功耗较低，所以在微机系统中，大多数采用动态RAM芯片。



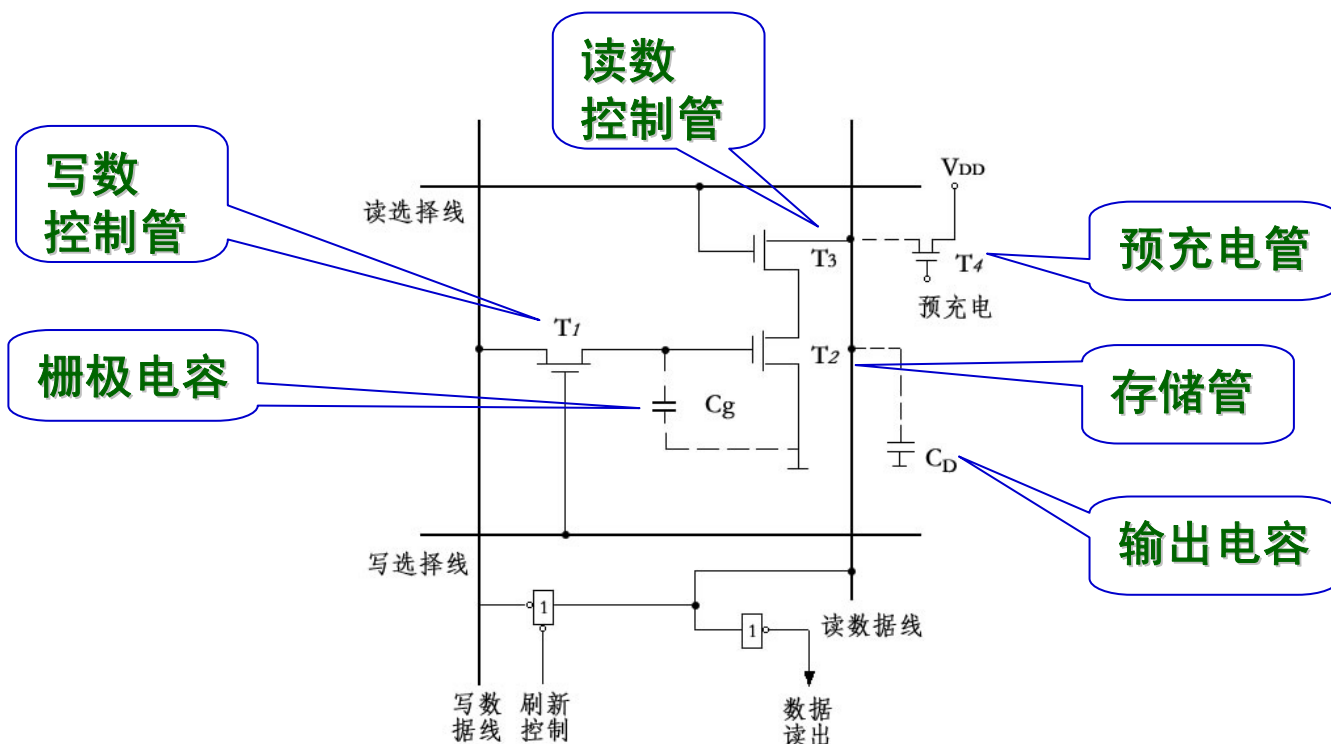
5.2 随机存取存储器(RAM)

5.2.1 动态随机存储器

1. 动态基本存储电路

① 三管动态基本存储电路

由**3**个管子和**2**条字选择线，**2**条数据线组成。





5.2 随机存取存储器(RAM)

5.2.1 动态随机存储器

1. 动态基本存储电路

① 三管动态基本存储电路（续1）

写操作时，写选择线上为高电平，**T1**导通。

待写入的信息由写数据线通过**T1**加到**T2**管的栅极上，对栅极电容**Cg**充电。

若写入**1**，则**Cg**上充有电荷；

若写入**0**，则**Cg**上无电荷。

写操作结束后，**T1**截止，信息被保存在电容**Cg**上。



5.2 随机存取存储器(RAM)

5.2.1 动态随机存储器

1. 动态基本存储电路

① 三管动态基本存储电路（续2）

读操作时，在T4管栅极加上预充电脉冲，使T4管导通，读数据线因有寄生电容 C_D 而预充到1。使读选择线为高电平，T3管导通。

若T2管栅极电容 C_g 上已存有“1”信息，则T₂管导通。这时，读数据线上的预充电荷将通过T₃，T₂而泄放，于是，读数据线上为0。

若T2管栅极电容上所存为“0”信息，则T₂管不导通，则读数据线上为1。

经过读操作，在读数据线上可读出与原存储相反的信息。若再经过读出放大器反相后，就可得到原存储信息了。

5.2 随机存取存储器(RAM)



5.2.1 动态随机存储器

1. 动态基本存储电路

① 三管动态基本存储电路（续3）

对于三管动态基本存储电路，即使电源不掉电， C_g 电荷也会在**几毫秒**之内逐渐泄漏掉，而丢失原存1信息。

为此，必须每隔 $1\text{ms}\sim 3\text{ms}$ 定时对 C_g 充电，以保持原存信息不变，即动态存储器的**刷新**（或叫再生）。



5.2 随机存取存储器(RAM)

5.2.1 动态随机存储器

1. 动态基本存储电路

① 三管动态基本存储电路（续4）

需要有刷新电路。

周期性地读出信息，但不往外输出（由读信号RD为高电平来保证），经三态门（刷新信号RFSH为低电平时使其导通）反相，再写入Cg，就可实现刷新。



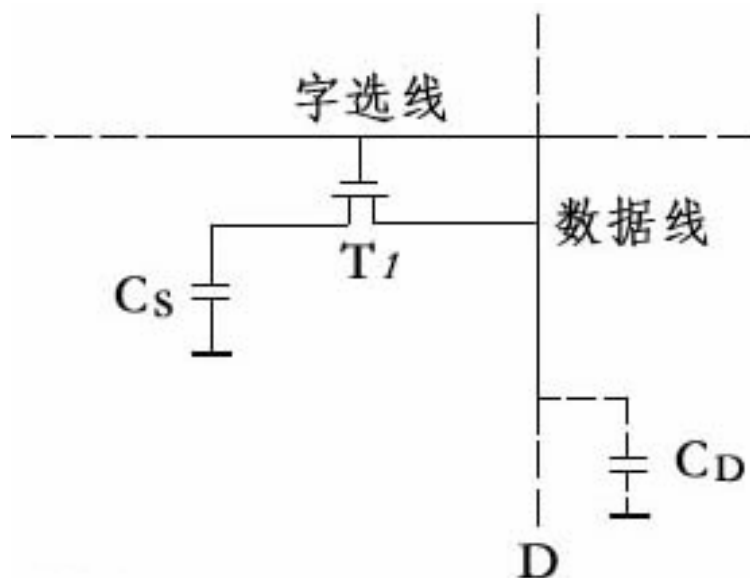
5.2 随机存取存储器(RAM)

5.2.1 动态随机存储器

1. 动态基本存储电路

② 单管动态基本存储电路

由T1管和寄生电容C_s组成。





5.2 随机存取存储器(RAM)

5.2.1 动态随机存储器

1. 动态基本存储电路

② 单管动态基本存储电路（续1）

写入时，使字选线上为高电平， T_1 管导通，待写入的信息由位线D（数据线）存入Cs。

读出时，同样使字选线上为高电平， T_1 管导通，则存储在Cs上的信息通过 T_1 管送到D线上，再通过放大，即可得到存储信息。



5.2 随机存取存储器(RAM)

5.2.1 动态随机存储器

1. 动态基本存储电路

② 单管动态基本存储电路（续2）

为节省面积，电容 C_s 不可能做得很大，一般使 $C_s < C_D$ 。这样，读出“1”和“0”时电平差别不大，故需鉴别能力高的读出放大器。

C_s 上信息被读出后，其电压由0.2V下降为0.1V，是破坏性读出。要保持原存信息，读出后必须重写。

使用单管电路，其外围电路比较复杂。但因使用管子最少，4K以上容量较大的RAM，大多采用单管电路。

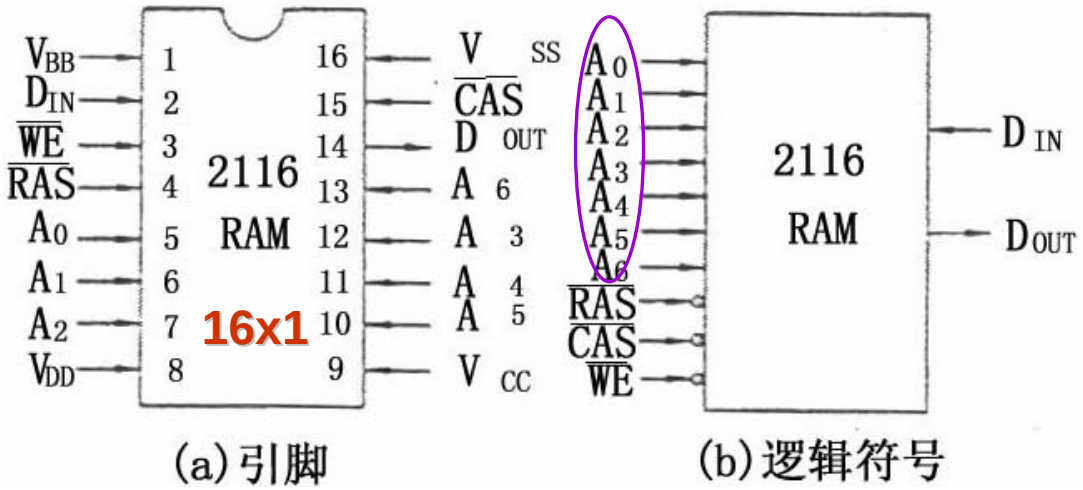


5.2 随机存取存储器(RAM)

5.2.1 动态随机存储器

2. 动态RAM芯片举例

Intel 2116单管动态RAM芯片的引脚和逻辑符号如图。



兼片选信号

A ₆ —A ₀	地址输入	WE	写（或）读允许
CAS	列地址选通	V _{BB}	电源（-5V）
RAS	行地址选通	V _{CC}	电源（+5V）
D _{IN}	数据输入	V _{DD}	电源（+12V）
D _{OUT}	数据输出	V _{SS}	地



5.2 随机存取存储器(RAM)

5.2.1 动态随机存储器

2. 动态RAM芯片举例

Intel 2116 芯片存储容量为**16Kx1**位，需要**14**条地址输入线，但2116只有**16**条引脚。

由于受封装引线的限制，只用了A0到A6 **7**条**地址**输入线，**数据线**只有**1**条(**1**位)，而且数据输入(D_{IN})和输出(D_{OUT})端是**分开**的，有**各自**的锁存器。

写允许信号WE为低电平时表示允许写入，为高电平时可以读出。

需要**3**种**电源**。

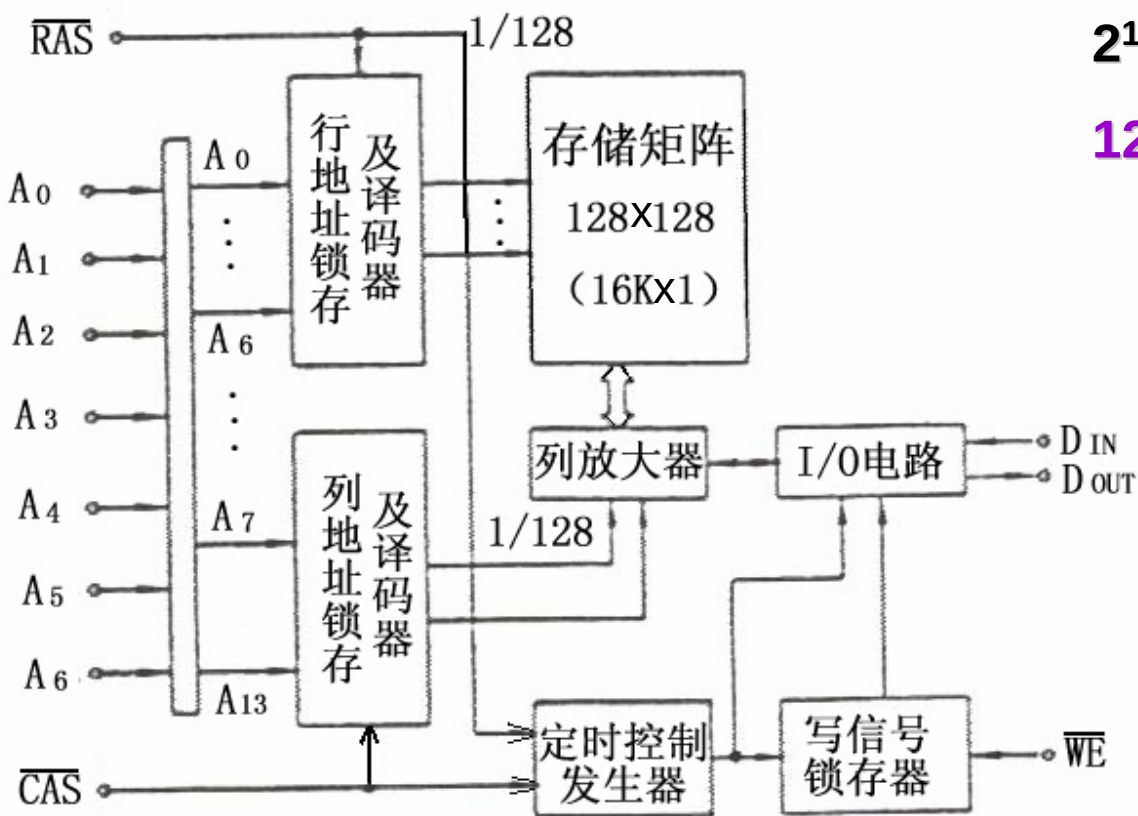
类似芯片：2164，3764，4164等DRAM芯片。



5.2 随机存取存储器(RAM)

5.2.1 动态随机存储器

2. 动态RAM芯片举例



$$2^{14} = 16 \times 1024 = 2^7 \times 2^7$$

$$128 \times 128 = 16K \times 1$$

图5.11 Intel 2116内部结构框图



5.2 随机存取存储器(RAM)

5.2.1 动态随机存储器

动态基本存储电路所需管子数目比静态要少，提高了集成度，降低了成本，存取速度快。

由于要刷新，需增加刷新电路，外围控制电路比较复杂。

静态RAM尽管集成度低些，但静态基本存储电路工作较稳定，也不需要刷新，所以外围控制电路比较简单。

究竟选用哪种RAM，要综合比较各方面的因素决定。



5.3 只读存储器(ROM)

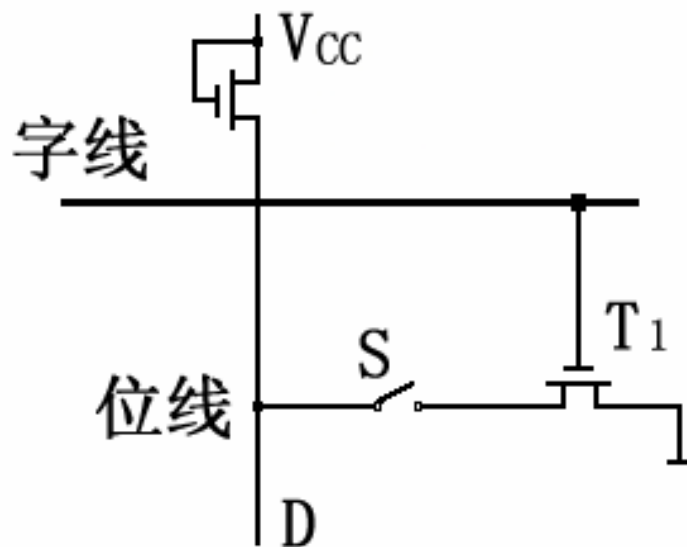
5.3.1 ROM存储信息的原理和组成

ROM存储元件可看作是一个单向导通的开关电路。

当字线上加有选中信号时:

如果电子开关 S 是断开的, 位线 D 上将输出信息 1;

如果 S 是接通的, 则位线 D 经 T_1 接地, 将输出信息 0。





5.3 只读存储器(ROM)

5.3.1 ROM存储信息的原理和组成

与RAM相似，由地址译码电路、存储矩阵、读出电路及控制电路等部分组成。



5.3 只读存储器(ROM)

5.3.1 ROM存储信息的原理和组成

16个存储单元，字长为1位的ROM示意图。

采用复合译码方式，行地址译码和列地址译码各占2位地址码。

例：地址A3~A0为0110

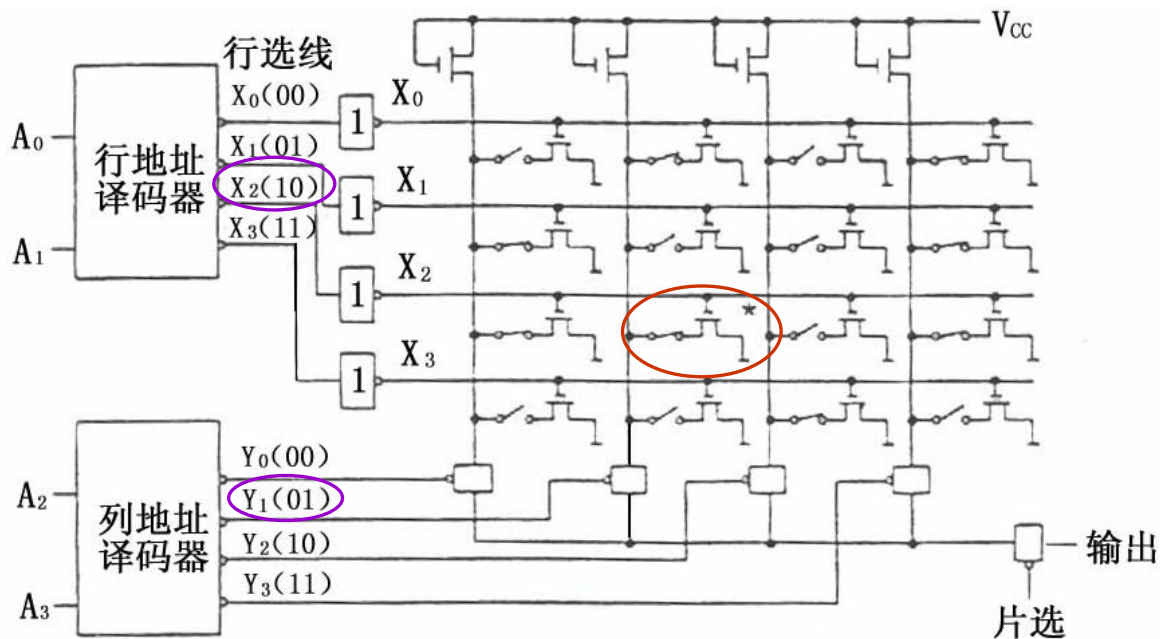


图5.13 16×1位ROM结构图



5.3 只读存储器(ROM)

5.3.1 ROM存储信息的原理和组成

对某一固定地址单元而言，**仅有一根行选线和一根列选线有效**，**相交单元**即为选中单元，根据被选中单元的**开关状态**，数据线上将读出0或1信息。

如，若地址 $A_3 \sim A_0$ 为0110，行选线 X_2 及列选线 Y_1 有效，图中有*号的单元被选中，其开关**S是接通的**，故读出的信息为**0**。

片选信号有效时，打开三态门，被选中单元所存信息即可送至外面的数据总线上。

图中所示是16个存储单元的1位，8个这样阵列，才能组成一个 **16×8 位的ROM存储器**。



5.3 只读存储器(ROM)

5.3.2 ROM存储器的分类

1. 不可编程掩膜式MOS只读存储器

不可编程掩模式MOS ROM又称为**固定存储器**。

由器件制造厂家根据用户事先编好的机器码程序，把 0、1 信息存储在掩模图形中而制成的ROM芯片。

这种芯片制成以后，它的存储矩阵中每个MOS管所存储的信息0或1被固定下来，不能再改变，而**只能读出**。

如果要修改其内容，只有重新制作。

只适用于大批量生产，不适用于科学研究。



5.3 只读存储器(ROM)

5.3.2 ROM存储器的分类

2. 可编程存储器

为克服掩模式MOS ROM芯片不能修改内容的缺点，设计了可编程只读存储器PROM (Programmable ROM)。

可编程只读存储器出厂时各单元内容全为0，用户可用专门的PROM写入器将信息写入，这种写入是破坏性的，即某个存储位一旦写入1，就不能再变为0，因此对这种存储器只能进行一次编程。

根据写入原理PROM可分为两类：结破坏型和熔丝型。

5.3 只读存储器(ROM)



5.3.2 ROM存储器的分类

3. 可擦除、可再编程的只读存储器

PROM芯片虽然可供用户进行一次修改程序，但有其局限性。

为便于研究工作，试验各种**ROM**程序方案，研制了可擦除、可再编程的**ROM**，即**EPROM**（**Erasable PROM**）。



5.3 只读存储器(ROM)

5.3.2 ROM存储器的分类

3. 可擦除、可再编程的只读存储器

EPROM芯片出厂时，是未编程的。

EPROM中写入的信息有错或不需要时，可用**两种方法**擦除原存的信息。



5.3 只读存储器(ROM)

5.3.2 ROM存储器的分类

3. 可擦除、可再编程的只读存储器

- ① 利用**专用紫外线灯**对准芯片上的石英窗口照射**10-20**分钟，即可擦除原写入的信息，以恢复出厂的状态，经过照射后的**EPROM**，就可再写入信息。

写好信息的**EPROM**为防止光线照射，常用**遮光纸**贴于窗口上。

这种方法**只能**把存储的信息**全部**擦除后再重新写入，它**不能**只擦除个别单元或某几位的信息，**而且**擦除的时间也较长。



5.3 只读存储器(ROM)

5.3.2 ROM存储器的分类

3. 可擦除、可再编程的只读存储器

- ② 采用金属-氮-氧化物-硅（MNOS）工艺生产的MNOS型PROM，是利用**电来改写**的可编程只读存储器，即EEPROM，能解决上述问题。

EEPROM存取速度慢，完成改写程序需要较复杂的设备，现在正在迅速发展高密度、高存取速度的EEPROM技术。

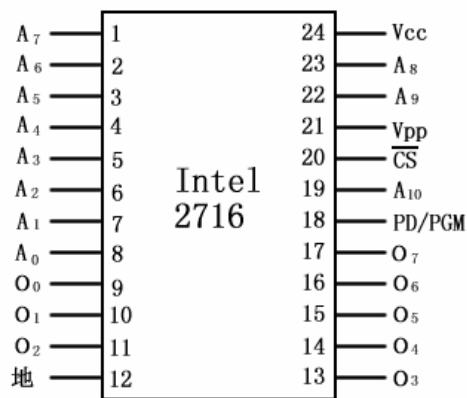


5.3 只读存储器(ROM)

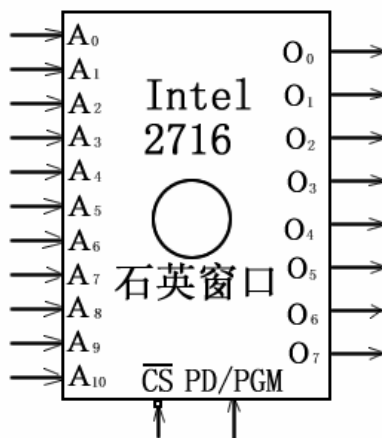
5.3.3 EPROM芯片实例----Intel 2716

1. Intel 2716引脚与内部结构

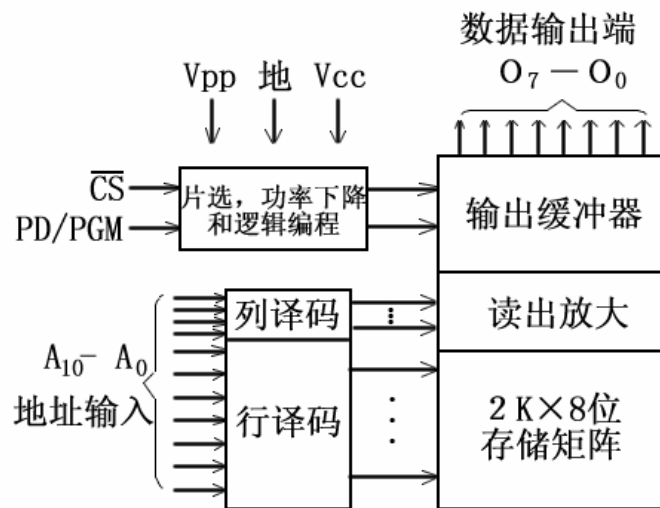
2716 EPROM芯片容量为 **$2K \times 8$** 位，采用NMOS工艺和双列直插式封装，24条引脚。



(a) 引脚



(b) 逻辑符号



(c) 内部结构

11条地址线， 2^7 (行) $\times 2^4$ (列) = **$128 \times 16 = 2K$**



5.3 只读存储器(ROM)

5.3.3 EPROM芯片实例----Intel 2716

2. Intel 2716的工作方式

输入信号线 片选信号 编程电源				
方式 \ 引脚	PD/PGM	$\overline{CS}$	Vpp	数据总线状态
读 出	0	0	+5V	Dout (输出)
未选中	×	1	+5V	高阻抗
待 机	1	×	+5V	高阻抗
编程输入	宽52ms的正脉冲	1	+25V	Din (输入)
校验编程方式	0	0	+25V	Dout
禁止编程	0	1	+25V	高阻抗

类似EPROM芯片：2732(4Kx8), 2764(8Kx8), 27128(16Kx8), 27256(32Kx8)等。

5.4 存储器的连接



两个重要问题：

如何用容量较小、字长较短芯片，组成微机系统所需的存储器；

地址线根数取决于芯片容量。

存储器与CPU的连接方法及应注意问题。



5.4 存储器的连接

5.4.1 存储器芯片的扩充

1. 位数的扩充

用1位或4位的存储器芯片构成8位的存储器，可采用位并联的方法。

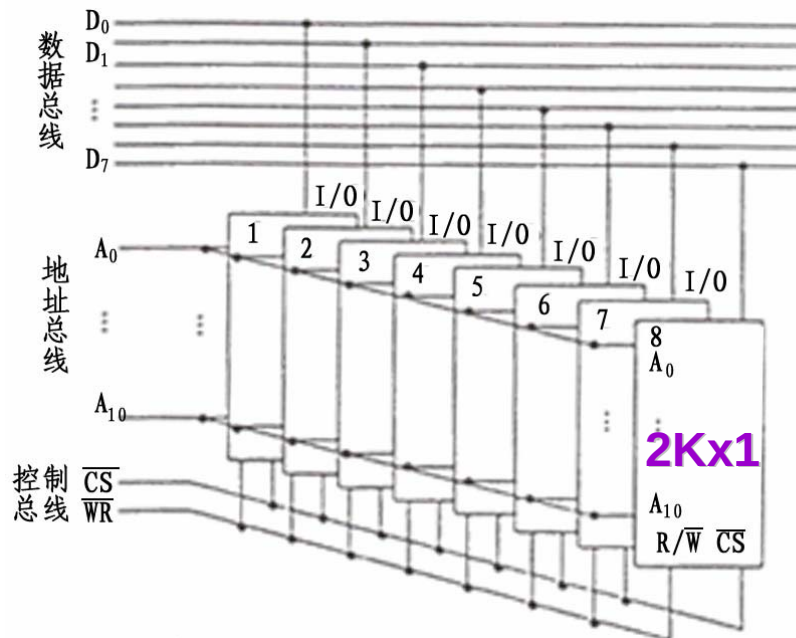


5.4 存储器的连接

5.4.1 存储器芯片的扩充

1. 位数的扩充

用8片2Kx1位的芯片组成容量为2Kx8位的存储器，各芯片的**数据线**分别接到数据总线的各位，而**地址线**的相应位及各**控制线**，则并联在一起。





5.4 存储器的连接

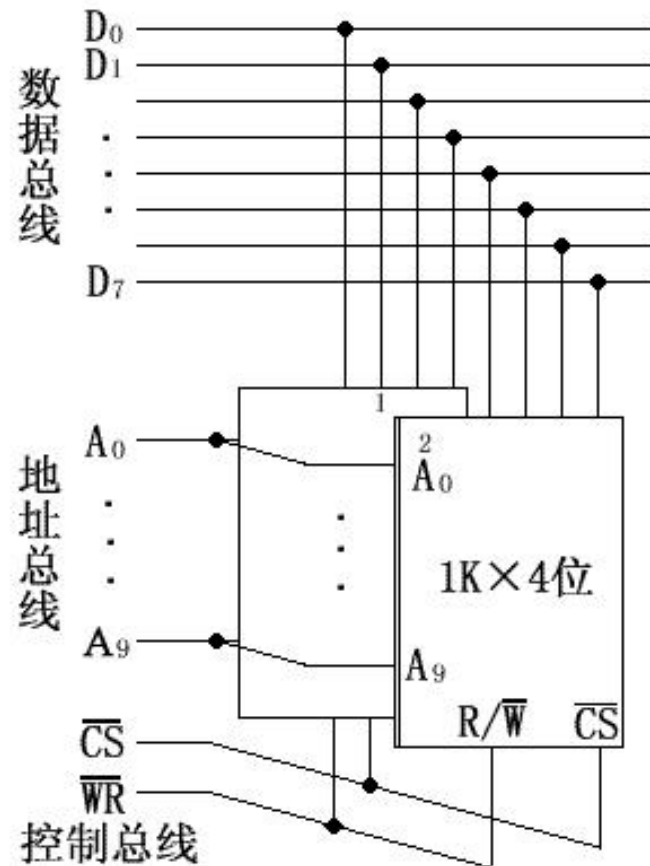
5.4.1 存储器芯片的扩充

1. 位数的扩充

用2片 1Kx4 位的芯片，
组成 1Kx8 位的存储器。

一片芯片的**数据线**接数据总线的**低4位**，另一片芯片的**数据线**则接数据总线的**高4位**。

而两片芯片的**地址线**及**控制线**则分别**并联**在一起。





5.4 存储器的连接

5.4.1 存储器芯片的扩充

2. 地址的扩充

当扩充**存储容量**时，采用**地址串联**的方法。

要用到**地址译码电路**，以其输入的地址码来区分高位地址，而以其输出端的控制线来对具有相同低位地址的几片存储器芯片进行片选。

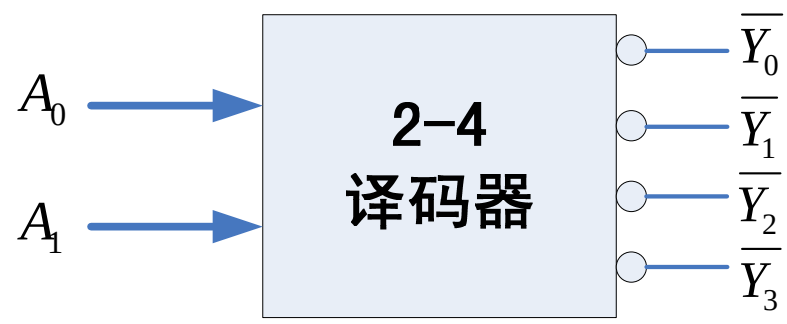
地址译码电路是一种可以将地址码翻译成相应控制信号的电路。有**2-4译码器**，**3-8译码器**等。



5.4 存储器的连接

5.4.1 存储器芯片的扩充

2. 地址的扩充



输入		输出（低有效）			
A_1	A_0	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0



5.4 存储器的连接

例：用4片16Kx8位的存储器芯片组成64Kx8位存储器。

芯片16Kx8地址为14位，芯片64Kx8地址码应有16位。

连接时，各芯片的14位地址线可直接接地址总线的A0~A13，而地址总线的A15，A14则接到2-4译码器的输入端，其输出端4根选择线分别接到4片芯片的片选CS端。

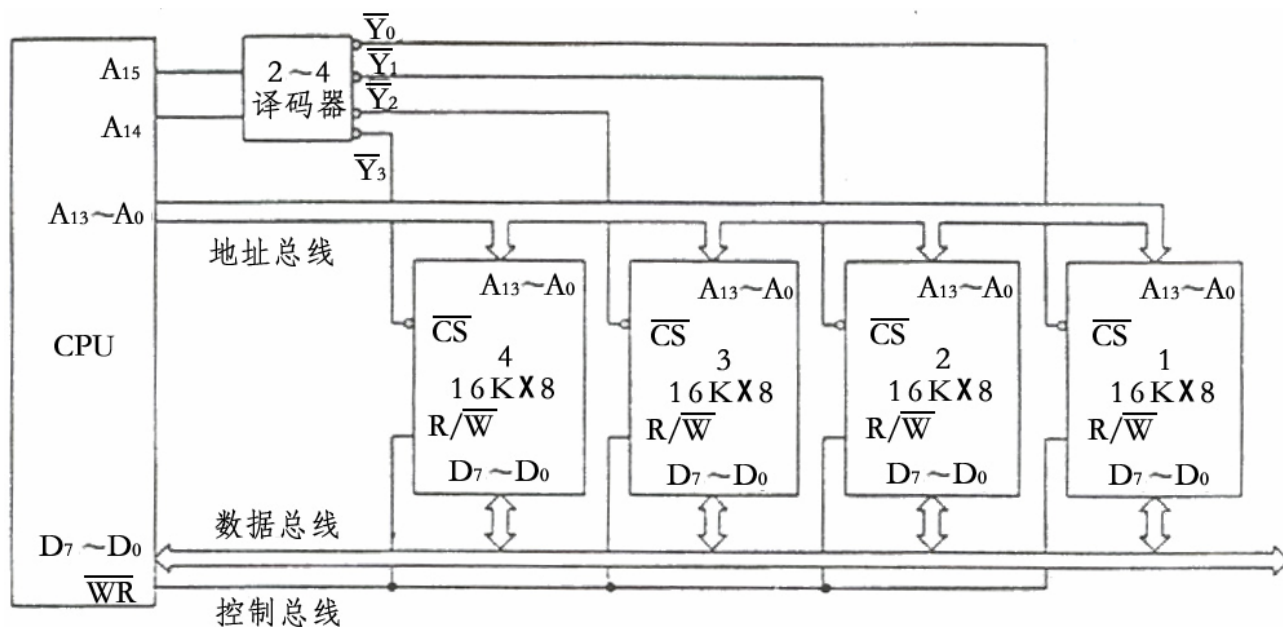


图5.18 用16KX8位芯片组成64KX8位存储器



5.4 存储器的连接

任一地址码时，**仅有一片**芯片处于被选中的工作状态，各芯片的取值范围如表所示。

地 址			译码器输出	选中的工作芯片	地址范围
A_{15}	A_{14}	$A_{13} \cdots A_0$			
0	0	从全0到全1	$\overline{Y}_0$	1号	0000H—3FFFH
0	1	从全0到全1	$\overline{Y}_1$	2号	0400H—7FFFH
1	0	从全0到全1	$\overline{Y}_2$	3号	8000H—BFFFH
1	1	从全0到全1	$\overline{Y}_3$	4号	C000H—FFFFH

表5.4 存储器芯片取址范围



5.4 存储器的连接

5.4.2 存储器与CPU的连接

1. 只读存储器与8086 CPU的连接

ROM、PROM或EPROM芯片都可与8086系统总线连接，实现程序存储器。

例如， EPROM芯片2716、2732、2764和27128，属于以**1字节**宽度输出组织的，因此，在连接到8086系统时，为了存储16位指令字，要使用两片这类芯片**并联**组成一组。



5.4 存储器的连接

5.4.2 存储器与CPU的连接

1. 只读存储器与8086 CPU的连接

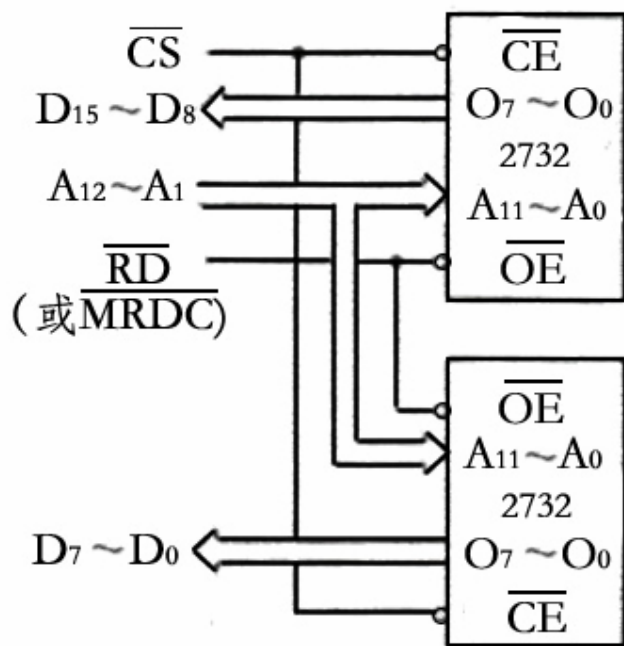
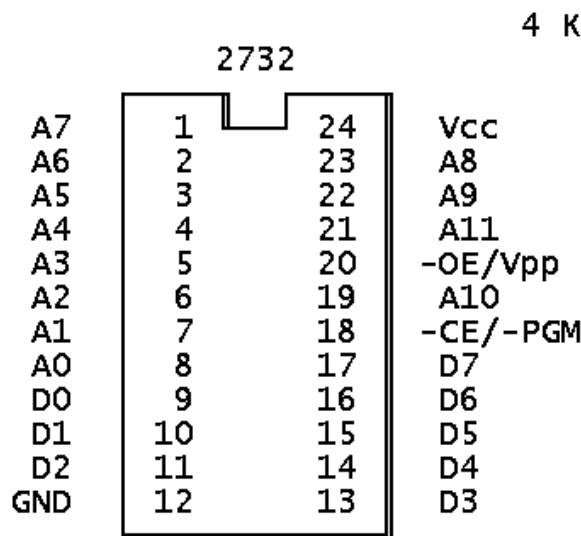


图 5.19 两片2732组成4k字
程序存储器

两片2732 EPROM与8086系统
总线的连接示意图。

2732是 4Kx8位存储器芯片。





5.4 存储器的连接

5.4.2 存储器与CPU的连接

2. 静态RAM与8086 CPU芯片的连接

微机系统的存储器容量少于16K字时，宜采用静态RAM芯片。

因为大多数动态RAM芯片都是以 $16K \times 1$ 位或 $64K \times 1$ 位来组织的，并且，动态RAM芯片还要求动态刷新电路，这种附加的支持电路会增加存储器的成本。

8086 CPU无论是在最小方式或最大方式下，都可以寻址1MB的存储单元，存储器均按字节编址。

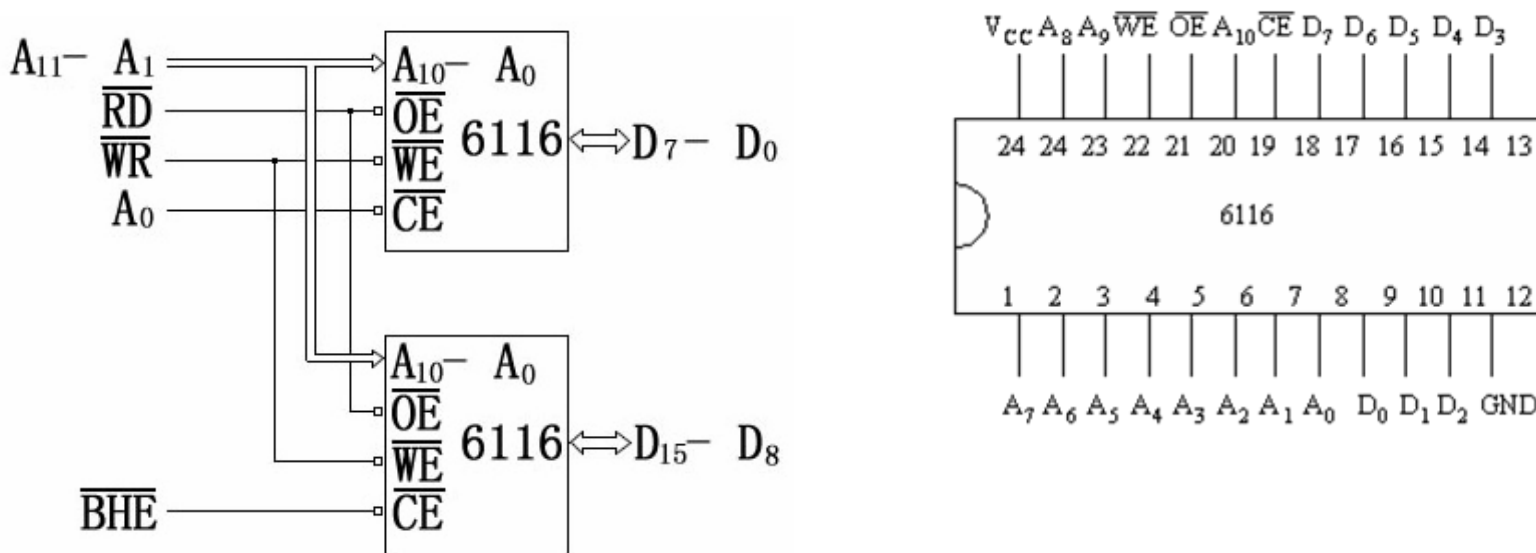


5.4 存储器的连接

5.4.2 存储器与CPU的连接

2. 静态RAM与8086 CPU芯片的连接

2片静态RAM 6116 (2Kx8位)组成2K字数据存储器。





5.4 存储器的连接

5.4.2 存储器与CPU的连接

3. EPROM、静态RAM与8086CPU连接的实例

图5.21给出了8086 CPU组成的单处理器系统的典型结构。
8086接成最小工作方式。

当机器复位时，8086将执行FFFF0H单元的指令。

系统具有32K字节的EPROM区，使用了8片2732 (4Kx8) EPROM芯片。两片一组。

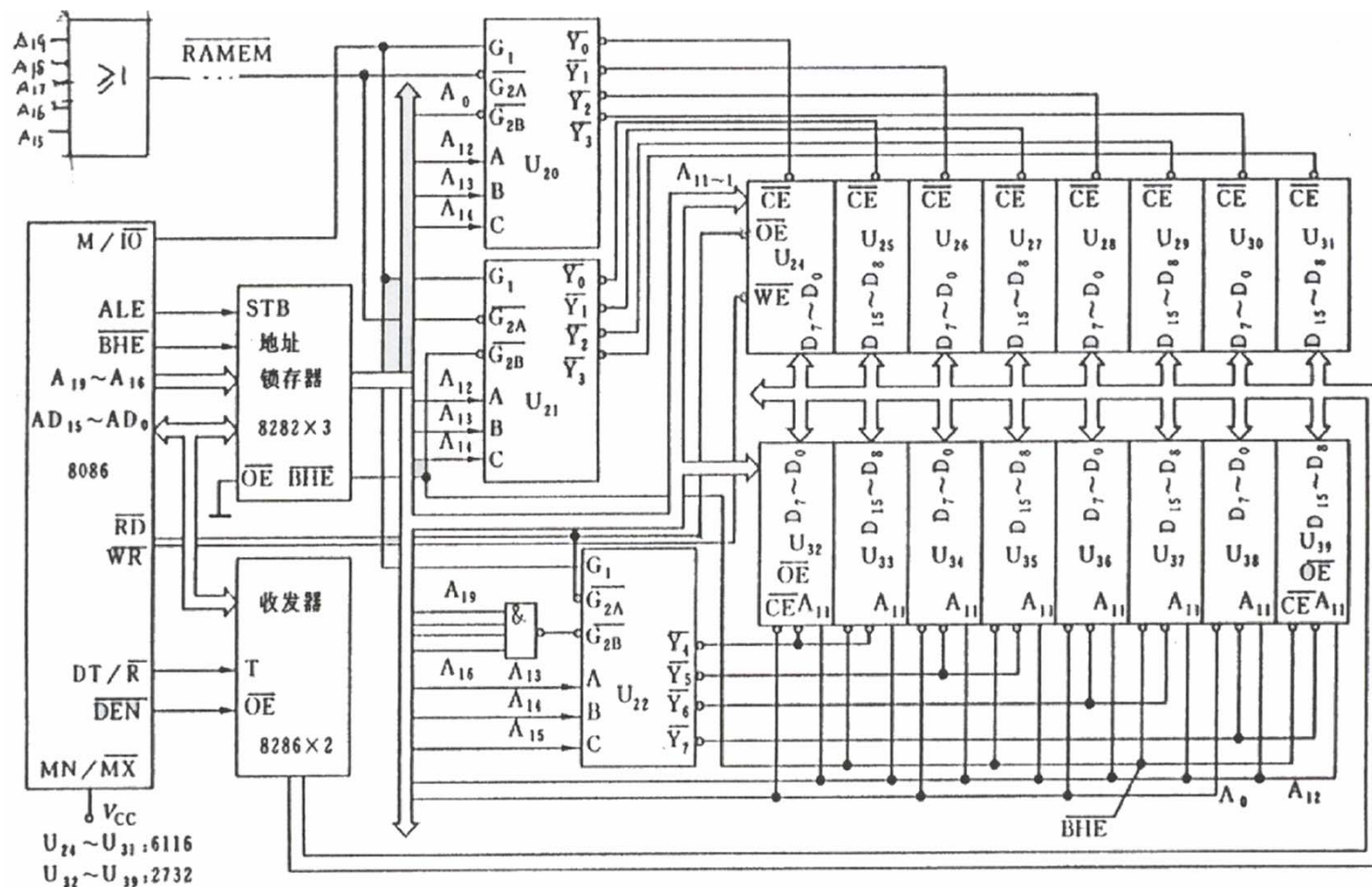
系统还具有16K字节的RAM区，使用了8片6116 (2Kx8) 静态RAM芯片。两片一组。



5.4 存储器的连接

5.4.2 存储器与CPU的连接

3. EPROM、静态RAM与8086 CPU连接的实例





5.4 存储器的连接

5.4.3 存储器与CPU连接应该注意的问题

1. CPU外部总线的负载能力

CPU外部总线的负载能力，即能带一个标准的TTL负载。

对于MOS存储器来说，它的直流负载很小，主要是电容负载，故在**小系统**中，CPU可与存储器**直接**相连。

在**较大的存储系统**中，连接的存储器芯片片数较多，就会造成总线过载，故应增加总线的驱动能力。通常采用加**缓冲器或总线驱动器**等方法来实现。



5.4 存储器的连接

5.4.3 存储器与CPU连接应该注意的问题

2. 各种信号线的配合与连接

由于**CPU**的各种信号要求与**存储器**的各种信号要求有所不同，往往要配合以必要的辅助电路。



5.4 存储器的连接

5.4.3 存储器与CPU连接应该注意的问题

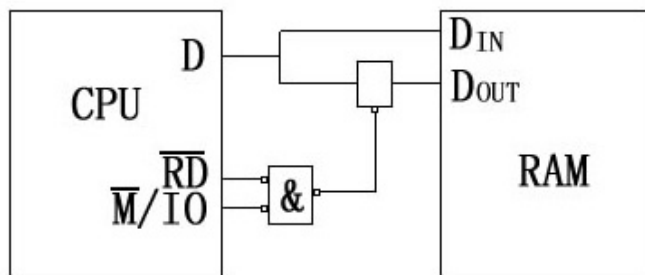
2. 各种信号线的配合与连接

① 数据线：数据传送一般是双向的。

存储器芯片的数据线有输入输出共用的和分开的数据线的连接两种结构。

对于共用的数据线，由于芯片内部有三态驱动器，故它可直接与CPU数据总线连接。

输入线与输出线分开的芯片，则要外加三态门，才能与CPU数据总线相连。





5.4 存储器的连接

5.4.3 存储器与CPU连接应该注意的问题

2. 各种信号线的配合与连接

② **地址线**：一般可直接接到CPU的地址总线。

大容量的动态RAM，为减少引线数目，往往采用**分时输入**的方式，需在CPU与存储器芯片之间加上**多路转换开关**。

③ **控制线**：CPU通过控制线送出命令，以控制存储器的**读写操作**，以及送出**片选信号**、**定时信号**等。



5.4 存储器的连接

5.4.3 存储器与CPU连接应该注意的问题

3. CPU时序与存储器存储速度之间的匹配

CPU在取指和存储器读、写操作时，其**时序是固定的**，由此来选择存储器的存取速度。

对**速度较慢**的存储器，需要增加等待周期 **T_w** ，以满足快速CPU的要求。



5.4 存储器的连接

5.4.3 存储器与CPU连接应该注意的问题

4. 存储器地址分配及片选信号的产生

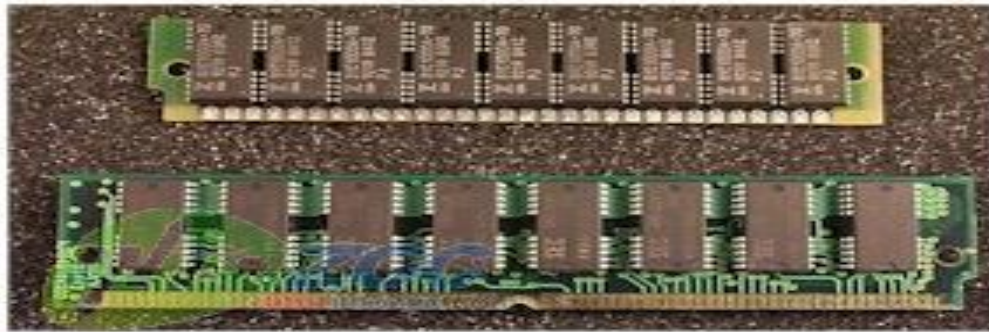
内存包括RAM和ROM两大部分，而RAM又分为系统区（即监控程序或操作系统占用的内存区域）和用户区，因而，要合理地分配内存地址空间。

目前生产的存储器芯片，其单片的存储容量有限，需要若干片存储器芯片才能组成一个存储器，故要求正确解决芯片的片选信号。

5.5 几种新型半导体存储器



20世纪90年代中后期以来，计算机及其相关设备的技术得到了迅猛发展，但作为重要组件之一的内存发展相对比较缓慢。



5.5 几种新型半导体存储器



1. 带高速缓存动态随机存储器 CDRAM (Cached DRAM)

日本三菱电气公司开发的专有技术，通过在DRAM芯片上集成一定数量的高速SRAM作为高速缓冲存储器Cache和同步控制接口，来提高存储器的性能。

5.5 几种新型半导体存储器



2. Direct Rambus接口动态随机存储器 DRDRAM (Direct Rambus DRAM)

1996年开始，Rambus公司在Intel公司支持下制定出新一代RDRAM标准，这就是DRDRAM。

与传统DRAM区别在于引脚定义会随命令而变，其引脚数仅为正常DRAM的1/3。

当需要扩展芯片容量时，只需要改变命令，不需要增加芯片引脚。这种芯片可支持400MHz外频，再利用上升沿和下降沿两次传输数据，可使数据传输率达到800MHz。

同时通过把单个内存芯片的数据输出通道从8位扩展成16位，这样在100MHz时就可使最大数据输出率达1.6GB/S。

5.5 几种新型半导体存储器



3. 双数据传输率同步动态随机存储器

DDR DRAM (Double Data Rate DRAM)

在同步动态读写存储器SDRAM基础上，采用延时锁定环技术提供数据选通信号对数据进行精确定位，在时钟脉冲的上升沿和下降沿都可传输数据，数据传输率提高一倍。

DDR DRAM需要新的高速时钟同步电路和符合JEDEC标准的存储器模块，所以主板和芯片组的成本较高，**一般只能用于高档服务器和工作站上。**

5.5 几种新型半导体存储器



4. 虚拟通道存储器

VCM (Virtual Channel Memory)

目前大多数最新的主板芯片组都支持的一种内存标准。是NEC公司开发的“缓冲DRAM”，将在大容量SDRAM中采用。

集成了所谓的“通道缓冲”，由高速寄存器进行配置和控制。在实现高速数据传输的同时，VCM还维持着与传统SDRAM的高度兼容性，所以通常也把VCM内存称为VCM SDRAM。

在设计上，系统不需作大的改动，便能提供对VCM的支持。

VCM后台处理与前台处理可同时进行。由于专为这种“并行处理”创建了一个支撑架构，所以VCM能保持一个非常高的平均数据传输速度，同时不用对传统内存架构进行大的更改。

5.5 几种新型半导体存储器



5. 快速循环动态存储器

FCRAM（Fast Cycle RAM）

FCRAM由富士通和东芝联合开发，数据吞吐速度可达普通DRAM/SDRAM的4倍。

FCRAM将目标定位在需要**极高内存带宽**的应用中，比如业务繁忙的服务器以及3D图形及多媒体处理等。

FCRAM最主要的特点便是行、列地址同时访问，而不像普通DRAM那样，以顺序方式进行（先访问行数据，再访问列数据）。

5.6 磁表面存储器



微机系统除需要存取速度快，可靠性高的内存储器外，还需要配备容量大的外存储器。

外存储器主要用来存放大量当前暂时还不运行的程序和有待处理的数据。

外存储器有磁表面存储器和光盘存储器。

5.6 磁表面存储器



5.6.1 磁表面存储信息原理

1. 磁性材料的物理特性

计算机中，作为存储信息的磁性材料，具有矩形磁滞回线特性。

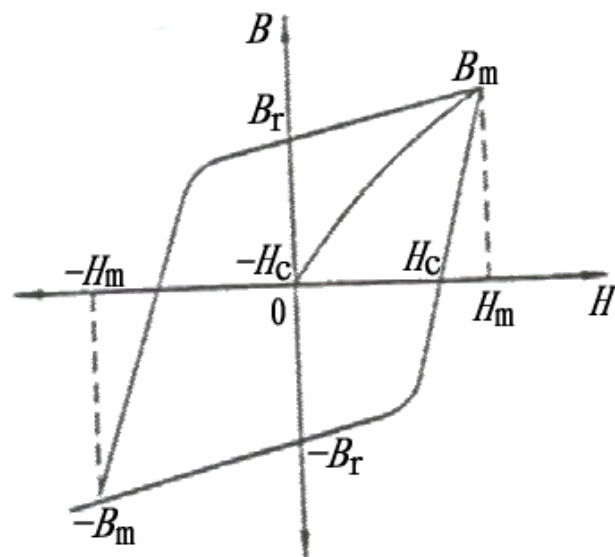


图5.23 磁性材料的 $B-H$ 曲线

5.6 磁表面存储器



5.6.1 磁表面存储信息原理

2. 磁表面存储信息的读写原理

磁表面存储器写入和读出信息，都是由磁头来实现的。

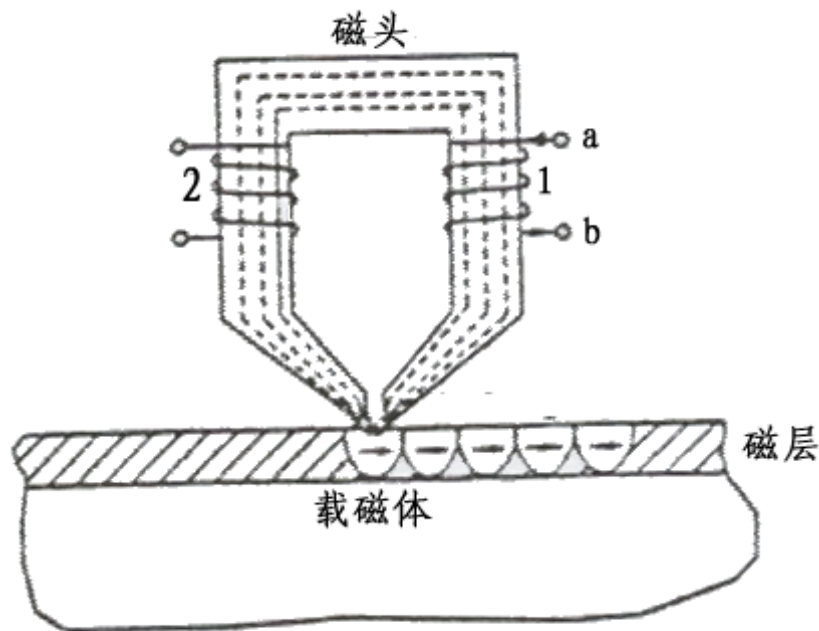


图5.24 磁头结构与表面磁化原理

5.6 磁表面存储器



5.6.1 磁表面存储信息原理

2. 磁表面存储信息的读写原理

① 写操作

当线圈1某瞬间通过方向由a至b的**电流**时，在磁头铁芯里将产生一顺时针方向的**磁通**，于是，磁头两端空隙处形成一个如小箭头所示的**定向磁场**。

当载磁体在这个磁场作用下作**相对运动**时，在磁层表面就被**磁化**成相应极性的磁化单元，若假定该磁化单元的极性表示为二进制信息0，则其相反的极性就表示为1。

5.6 磁表面存储器



5.6.1 磁表面存储信息原理

2. 磁表面存储信息的读写原理

② 读操作

读出记录在磁表面上的信息，是通过磁头与载磁体间的相对运动来实现的。

当磁头与被磁化了的磁层表面作相对运动时，磁头芯中的磁力线发生变化，在磁头线圈回路中便产生感应电势。

由于磁化单元中剩余磁感应的方向不同，因而磁头圈回路中的感应电势方向也不同，从而可以读出在磁表面上的信息是1或是0。

5.6 磁表面存储器



5.6.1 磁表面存储信息原理

3. 磁表面存储器的记录方式

即磁表面存储器记录**二进制信息**的方式。

为提高磁表面存储器的**记录密度**和增强记录的**可靠性**，采用了多种记录方式。

目前磁表面存储器常用的记录方式为：

调频制FM (frequency modulation) 方式

改进型调频制MFM (modified frequency modulation)方式。

采用何种方式取决于数据信号和时钟信号的**编码方式**。

5.6 磁表面存储器



5.6.2 磁盘存储器

磁盘存储器主要由3部分组成:

磁盘

磁盘驱动器

磁盘控制器

5.6 磁表面存储器



5.6.2 磁盘存储器

1. 磁盘

磁盘分为两种：

若磁盘盘片用铝合金制成，称为**硬磁盘**；

若磁盘盘片用塑料制成，则称为**软磁盘**。

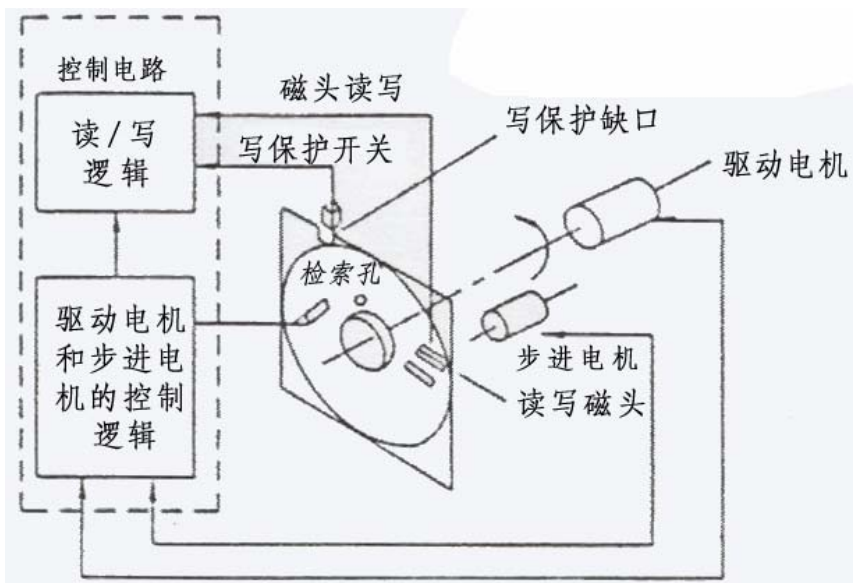


5.6 磁表面存储器

5.6.2 磁盘存储器

2. 软盘驱动器

由转动磁盘的**驱动机构**，读/写磁头的**定位机构**，读/写**磁头**，读/写**逻辑**，驱动电机和步进电机的**控制逻辑**等组成。



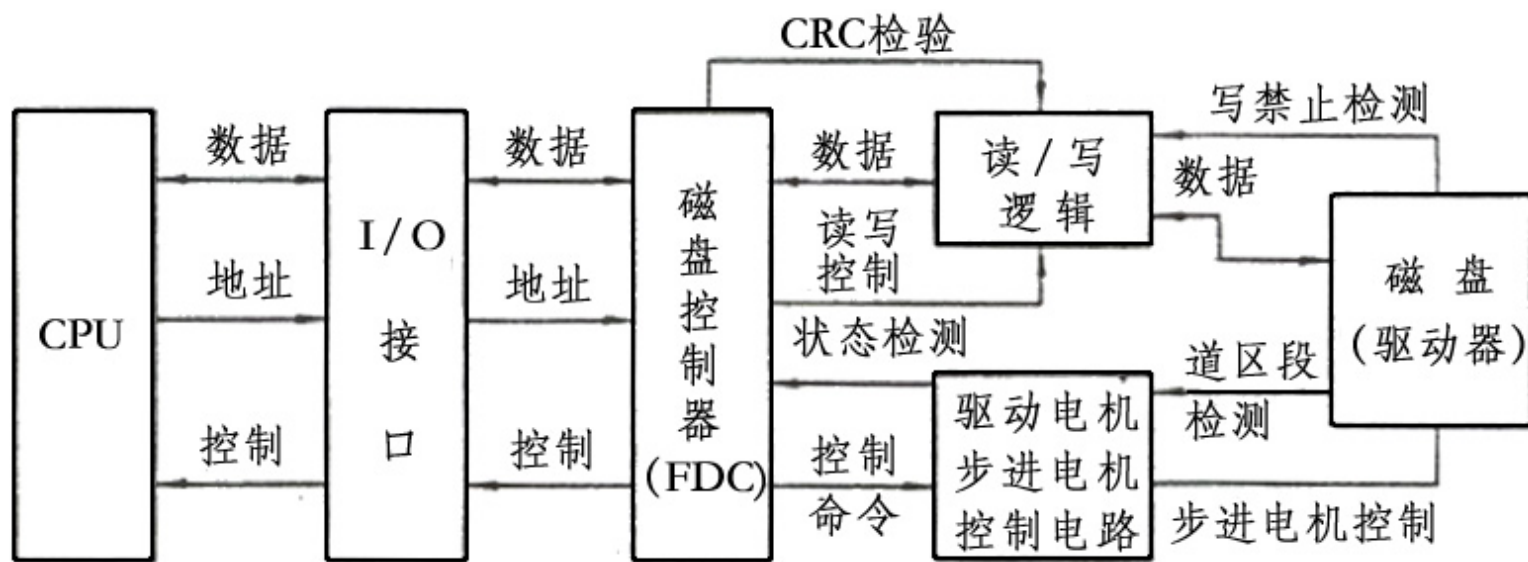


5.6 磁表面存储器

5.6.2 磁盘存储器

3. 软盘控制器

软盘控制器 FDC (Floppy Disk Controller) 是实现软盘驱动器与主机之间信息交换的接口电路。





5.6 磁表面存储器

5.6.2 磁盘存储器

3. 软盘控制器

软盘控制器型号很多，但功能相似，**主要功能**是：

- ◆ 将主机的命令翻译成控制驱动器的各种信息；
- ◆ 将磁盘上的串行信息转换为并行信息输入计算机，或把来自计算机的信息变成写入磁盘的串行信息；
- ◆ 寄存软盘驱动器的各种状态，供主机读出；
- ◆ 对信息进行校验等。



5.6 磁表面存储器

5.6.2 磁盘存储器

4. 软盘的格式化

出厂的软盘都是空白磁盘，它不能写入信息。

为了写入信息必须对盘片表面划分磁道和扇区，登记各扇区的地址标志，这种操作称为软盘格式化。

格式化操作由**专用软件**（如磁道操作系统中的FORMAT文件）来完成。



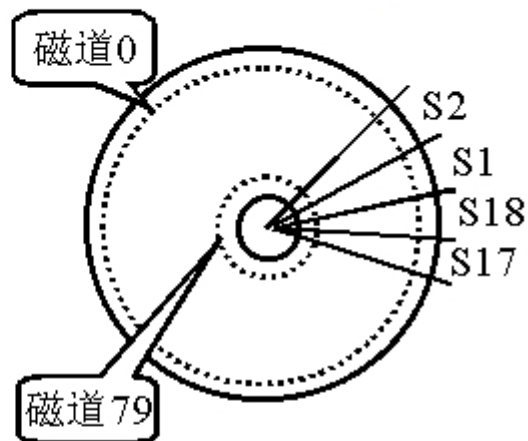
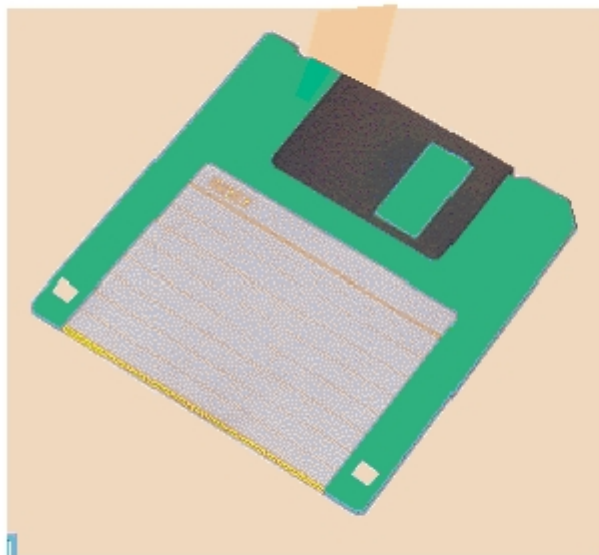
5.6 磁表面存储器

5.6.2 磁盘存储器

4. 软盘的格式化



软磁盘



格式化建立磁道和扇区, 并在boot区中写入boot record

$$\begin{aligned}\text{容量} &= \text{面数} \times \text{磁道数} \times \text{每道扇区数} \times \text{扇区字节数} \\ &= 2 \times 80 \times 18 \times 512 = 1.44\text{MB}\end{aligned}$$



5.6 磁表面存储器

5.6.3 硬盘存储器

硬盘是计算机最重要的外部存储设备，包括操作系统在内的各种软件、程序、数据都需要保存在硬盘上。

随着PC机快速腾飞，硬盘也进入了一个飞速发展的阶段，**接口、容量、转速、磁头**等等都经历了数次更新换代。

硬盘容量已经达到了几百G。



5.6 磁表面存储器

5.6.3 硬盘存储器

1. 硬盘的磁头

硬盘存取数据依靠磁头进行，磁头是硬盘读写的“笔尖”，通过全封闭式的**磁阻感应**读写，将信息记录在硬盘内部特殊介质上。

硬盘磁头先后经历了“亚铁盐类磁头(Monolithic Head)”、“MIG(Metal In GAP)磁头”和“薄膜磁头(Thinfilm Head)”、MR磁头(Magneto Resistive Heads，即磁阻磁头)、GMR(Gaint Magneto Resistive，巨磁阻磁头) 等发展阶段。

CPP-GMR磁头，即垂直平面电流模式的大型抗磁化磁头，是日本富士通公司开发的一种新型读写磁盘磁头技术。使用这一技术的硬盘驱动器的记录密度可高达每平方英寸300GB。



5.6 磁表面存储器

5.6.3 硬盘存储器

1. 硬盘的磁头





5.6 磁表面存储器

5.6.3 硬盘存储器

2. 硬盘的盘面

硬盘的盘面就是“笔”下的纸。

硬盘内部是由金属磁盘组成的，分为单碟、双碟与多碟。

它们通过表面的磁性物质结合在一起，与平时使用的那些普软磁盘存储介质的不连续颗粒相比，这种特殊物质的金属磁具有更高的记录密度和更强的安全性能。

目前市场上主流硬盘的盘片大都是由金属薄膜磁盘构成，金薄膜磁盘较之普通的金属磁盘具有更高的剩磁和高顽力。



5.6 磁表面存储器

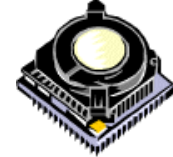
5.6.3 硬盘存储器

2. 硬盘的盘面

除金属薄膜磁盘以外，目前已经有一些硬盘厂商开始尝试使用**玻璃**作为磁盘基片。

与金属薄膜磁盘相比，用玻璃作为盘片有利于把硬盘盘片做得更平滑，单位磁盘密度也会更高，同时由于玻璃的坚固特性，新一代的玻璃硬磁盘在性能方面也会更加稳定。

但玻璃材质具有脆性。

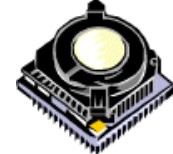


5.6 磁表面存储器

5.6.3 硬盘存储器



硬盘的外观



5.6 磁表面存储器

5.6.3 硬盘存储器



硬盘内部结构图



5.6 磁表面存储器

5.6.3 硬盘存储器

3. 硬盘的马达

硬盘主轴上的马达控制磁头在盘片上高速工作。

马达带动盘片在**真空封闭**的环境中高速旋转，马达高速运转时所产生的浮力使磁头飘浮在盘片上方进行工作。

硬盘在工作时，通过马达的转动将用户需要存取的数据所在的扇区带到磁头下方，马达的转速越快，用户等待存取记录的时间也就越短。

马达转速在很大程度上决定了硬盘最终的速度。硬盘不断向着超大容量迈进的同时，硬盘的速度也在不断提高，这当然也就要求硬盘的马达必须能够跟上技术时代飞速发展的步伐。



5.6 磁表面存储器

5.6.3 硬盘存储器

4. 硬盘的平均访问时间、平均寻道时间和平均潜伏时间

平均寻道时间(Average Seek Time)：硬盘在盘面上移动读写头至指定磁道寻找相应目标数据所用的时间。

描述硬盘读取数据能力时，目前主要以**ms**为计算单位，而硬盘读取数据一般在6ms~14ms之间。

当硬盘的**单碟容量**增大时，磁头的寻道动作和移动距离会相应减少，这样也就导致硬盘本身的平均寻道时间减少，从而提高了硬盘的速度。



5.6 磁表面存储器

5.6.3 硬盘存储器

4. 硬盘的平均访问时间、平均寻道时间和平均潜伏时间

平均潜伏时间：相应磁道旋转到磁头下方时间，一般情况下在2ms~6ms之间。

平均访问时间：平均寻道时间与平均潜伏时间的总和。

平均访问时间基本上代表了硬盘找到某一数据所用的时间。

平均访问时间越短越好，一般情况下应该控制在11ms~18ms之间。



5.6 磁表面存储器

5.6.3 硬盘存储器

5. 硬盘的外部传输率和内部传输率

硬盘的外部数据传输率(External Transfer Rate): 电脑通过接口将数据传给硬盘的传输速度。

内部数据传输率(Internal Transfer Rate): 硬盘将这些数据记录在盘片上的速度，也称最大或最小持续传输率(Sustained Transfer Rate)，反映硬盘缓冲区未用时的性能。



5.6 磁表面存储器

5.6.3 硬盘存储器

5. 硬盘的外部传输率和内部传输率

实际上，硬盘外部数据传输率比内部传输率要快很多，在这两个速度之间有一**缓冲区**以缓解二者的速度差距。

从硬盘缓冲区读取数据的速度又称为**突发数据传输率**(Burst Data Transfer Rate)。

传统的普通EIDE硬盘理论上的传输速率已达到了17.5MB/s左右，而采用后来的UltraDMA 33/UltraDMA 66技术后，传输率瞬间便可达到33.3MB/s和66MB/s。



5.6 磁表面存储器

5.6.3 硬盘存储器

6. 硬盘的缓冲区

硬盘缓冲区：硬盘本身的高速缓存(Cache)，它能够大幅度地提高硬盘整体性能。

高速缓存其实就是指硬盘控制器上的一块**存取速度极快的DRAM内存**，分为写通式和回写式。

早期硬盘大多带有128KB、256KB、512KB等高速缓存，目前的高档硬盘高速缓存大多已达到1MB、2MB甚至更高。

在高速缓存的取材上也采用了速度比DRAM更快的同步内存**SDRAM**，确保硬盘性能更为卓越。



5.6 磁表面存储器

5.6.3 硬盘存储器

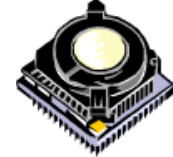
7. 硬盘的接口类型

硬盘与主机系统间连接部件，在硬盘缓存和主机内存之间传输数据。不同的硬盘接口决定着硬盘与计算机之间的连接速度，在整个系统中，硬盘接口的优劣直接影响着程序运行快慢和系统性能好坏。

分为EIDE(Enhanced Integrated Drive Electronics)和SCSI(Small Computer System Interface)两种。

早期的EIDE接口硬盘采用了PIO Mode 4模式，其传输速率可以达到166MB/s。

SCSI接口硬盘的基本数据传输率是20MB/s(8bit,50线)。



5.6 磁表面存储器

5.6.3 硬盘存储器

7. 硬盘的接口类型



5.6 磁表面存储器



5.6.3 硬盘存储器

8. 硬盘数据保护技术

- ① SMART (Self Monitor Analysis Report Technology) : 自检测诊断分析与报告技术
- ② Data Lifeguard: 数据卫士, 西部数据公司
- ③ SPS(Shock Protection System): 震动保护系统
DPS(Data Protection System): 数据保护系统
- ④ ShockBlock: 防震技术, 昆腾公司
MaxSafe: 技术核心是错误纠正代码
- ⑤ Seashield: 希捷公司推出的新防震保护技术
DST(Drive Self Test): 驱动器自我测试, 希捷公司新增的数据保护技术
- ⑥ DFT(Drive Fitness Test): 驱动器健康技术, IBM公司

5.7 光盘存储器



5.7.1 概述

相对于利用磁通变化和磁化电流进行读写的磁盘，人们把用光学原理读写信息的圆盘叫做**光盘**。

光盘存储技术是采用磁盘以来最重要的新型数据存储技术，它具有容量大、速度快、工作稳定可靠以及耐用性强等许多独特的优良性能。

光盘存储器现已有一系列结构形式，根据光盘**读写方式**可分为以下几种：

5.7 光盘存储器



5.7.1 概述

1. 只读光盘

是一次成型产品，由一种称为母盘的原盘压制而成。

主要特点：盘上信息一次制成，可复读而不能再写。

人们广泛使用的CD音乐盘、VCD影碟以及存放多媒体信息的光盘CD-ROM等都属此类。

这种光盘的存储容量一般在650MB~700MB左右。

5.7 光盘存储器



5.7.1 概述

2. DVD数字视盘

DVD是1996年推出的一种数字视盘，主要由于存储视频图像。一张DVD盘片可存储4.7GB-17.7GB的数据。

目前，DVD的最大数据传输速率为2MB/s左右。

5.7 光盘存储器



5.7.1 概述

3. 一次性刻录光盘CD-R

CD-R是只能写入一次的光盘。

需要专门的刻录机来刻录信息，一旦将信息刻录好之后就再也不能更改。

这种光盘的容量一般为650MB。

5.7 光盘存储器



5.7.1 概述

4. 可擦写光盘

可擦写光盘与CD-ROM光盘的本质区别是可以**重复读写信息**，如MO，PD，CD-RW等均属此类光盘。

MO (magneto optical disk, 磁光盘)是利用磁性材料作为记录介质而用激光作为记录、读出和擦除手段的存储器。

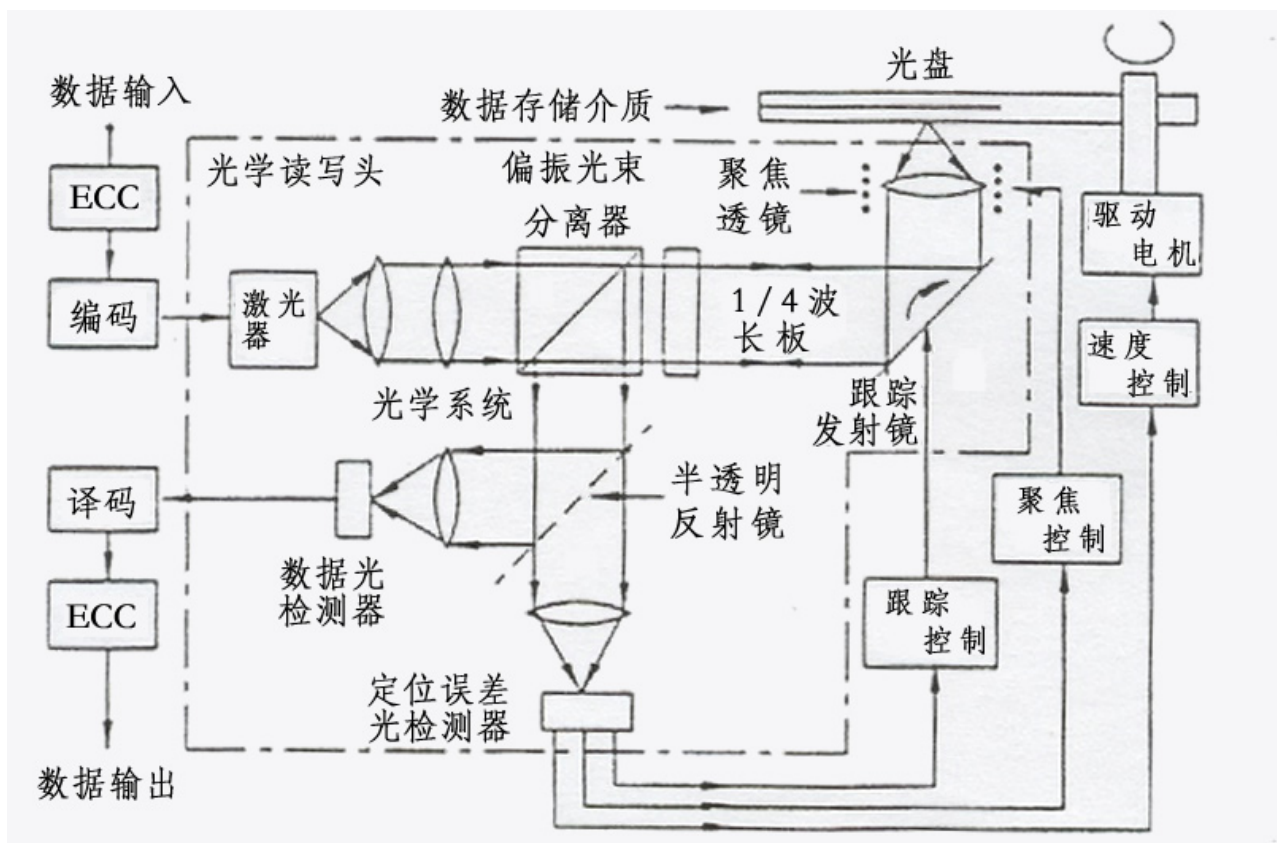
目前流行的3.5寸MO光盘容量有230MB、640MB和1.5GB几种。



5.7 光盘存储器

5.7.2 光盘存储器的写读原理、特点及其应用技术

1. 光盘存储器的组成





5.7 光盘存储器

5.7.2 光盘存储器的写读原理、特点及其应用技术

1. 光盘存储器的组成 (续)

- ① 激光源和与之相连的形成读/写光点的**光学系统**
- ② 检测和校正读/写光点与数据道之间的定位误差的**光电系统**。
- ③ 检测和读出数据的**光电系统**

以上3部分组成小巧的**光学读/写头**，简称**光头**，即图中的点划线内部分。



5.7 光盘存储器

5.7.2 光盘存储器的写读原理、特点及其应用技术

1. 光盘存储器的组成 (续)

- ④ 移动光头的机构
- ⑤ 写/读数据通道中的编码/译码，以及误差检验与校正（即ECC）电路
- ⑥ 光盘，即数据存储媒体
- ⑦ 光盘旋转机构
- ⑧ 光盘机的电子线路



5.7 光盘存储器

5.7.2 光盘存储器的写读原理、特点及其应用技术

2. 光盘的写读原理

利用激光的**单色性和相干性**，把光束聚焦成 $\Phi 1\mu\text{m}$ 左右的微小光点，使能量高度集中，在存储介质上产生物理化学变化，以进行记录；

用微小的光点在介质上扫描，根据反射光的变化以读出记录的数据，这就是光盘最基本的写读原理。



5.7 光盘存储器

5.7.2 光盘存储器的写读原理、特点及其应用技术

3. 光盘存储器的特点

- ① 记录密度高，存储容量大。
- ② 采用非接触方式读/写信息。
- ③ 由于采用能量集中的高强度激光记录，所以能以很高的数据速率写入信息。
- ④ 不需要超高精度的机械结构。



5.7 光盘存储器

5.7.2 光盘存储器的写读原理、特点及其应用技术

3. 光盘存储器的特点

- ⑤ 易于和计算机联机使用。
- ⑥ 可长期保存信息，其存储寿命可达10年以上。
- ⑦ 只写一次式光盘可以追加记录。
- ⑧ 光盘易于大量复制。



5.7 光盘存储器

5.7.2 光盘存储器的写读原理、特点及其应用技术

4. 光盘驱动器的应用技术

光驱通常由以下几个部分组成：

主体支架、光盘托架、激光头组件、电路控制板。

其中，激光头组件的地位最为重要，是光驱的“心脏”。



5.7 光盘存储器

5.7.2 光盘存储器的写读原理、特点及其应用技术

4. 光盘驱动器的应用技术 (续)

主要关心光驱两个问题，即**纠错性能和稳定性**。

保证这两个指标的两项主要技术：**寻迹和聚焦**。

光盘的数据存储方式与硬盘的同心圆磁道方式不同，光盘是以**连续的螺旋形轨道**来存放数据的。

激光头不能用与硬盘磁头一样的方式来寻道。

为保证激光头准确寻道，产生了“寻迹”技术，使得光头能始终对准螺旋形轨道的轨迹。

聚焦就是激光束能精确射在光盘轨道上并得到最强的信号。



5.7 光盘存储器

5.7.2 光盘存储器的写读原理、特点及其应用技术

4. 光盘驱动器的应用技术 (续)

光驱的应用技术包括以下几点:

- ① CLV (Constant-Linear-Velocity, 恒定线速度) 技术, 只适用于低速的光驱;
- ② CAV (Constant-Angular-Velocity, 恒定角速度) 技术;
- ③ PCAV (Partial-CAV, 区域恒定角速度) 技术;
- ④ 其他辅助技术。

Question?



第五章结束!